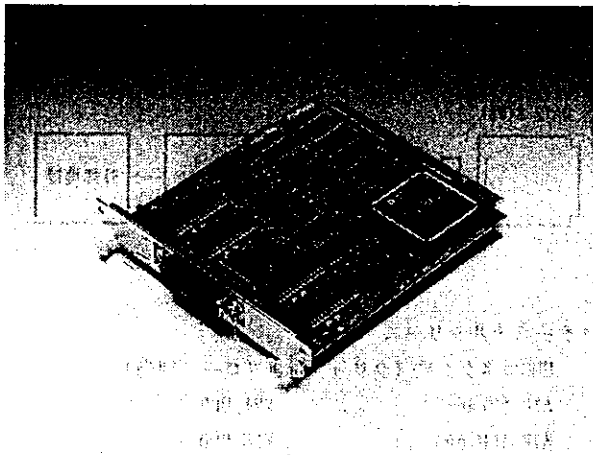


DMA付高速D/A変換モジュール
DA12-4D(98)

¥149,000



DA12-4D(98)は12ビット精度の D/Aコンバータを4チャンネル独立に持っています。本ボードはコンピュータの DMAコントローラを使用して、メモリ上のデータを、あらかじめタイマに設定した時間間隔で自動的にDMA転送し、D/A変換を行うことができます。これにより、任意の波形、任意の周波数のアナログ信号を繰返し出力することができます。また、DMA転送時は、任意のチャンネル間で同期した出力を得ることができます。DMA転送はソフトウェアまたは外部トリガ信号により起動することができます。DMA転送を使用せずに、コンピュータの CPUを介してD/A 変換データを受取るプログラム転送も可能です。本ボードは、12ビットの精度で D/A変換したアナログ電圧出力4点のほかに TTLレベルデジタル出力4点、TTLレベルデジタル入力3点も装備しています。

特長

- 広い電圧範囲のユニポーラおよびバイポーラ出力に対応。
- 4チャンネルの独立したD/Aコンバータ内蔵。
- 4チャンネル独立に出力電圧レンジをジャンパにより選択可能。
- リレー接点によるアナログ出力ON/OFF制御可能。
- 外部トリガによるDMA転送可能。
- DMA転送による複数チャンネルの同期D/A変換可能。
- コンピュータ本体のDMAコントローラをオートイニシャライズモードで使用することにより、周期的波形繰返し出力可能。
- DMA転送完了割込み信号を出力。
- TTLレベルデジタル入力3点、出力4点装備。

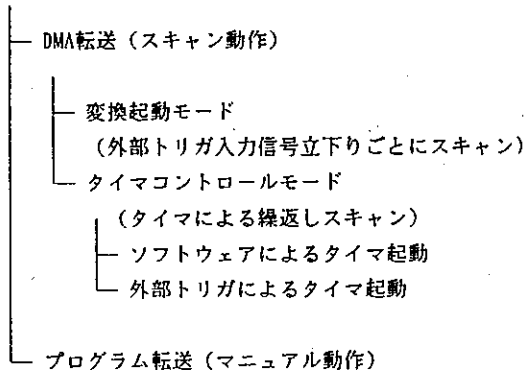
仕様

- 出力仕様 : 非絶縁出力
バイポーラ…±10V、±5V、±2.5V
ユニポーラ… 0～+10V、0～+5V
出力電流 MAX 5mA
 - 出力信号の点数 : 4
 - 分解能 : 12ビット
 - 変換速度 : セトリングタイム 3μsec/チャンネル
 - 変換精度 : リニアリティエラー ±1/2LSB以内
 - 内部タイマ : 15μsec～7×10⁷sec 1μsec単位
 - 出力インピーダンス : 1Ω以下
 - 使用素子 : AD667 相当品
 - アナログ出力制御 : リレーにてON/OFF可能
(電源投入時はOFF)
 - 外部トリガ : TTLレベル1点
 - 割込み : DMA転送完了割込み
INT0～6のいずれか
 - DMA 転送チャンネル : チャンネル0または2/3 (注)
 - デジタル出力 : TTLレベル4点
(負論理、最大出力電流5mA)
 - デジタル入力 : TTLレベル3点 (正論理)
 - I/O アドレス : 8ビット×16ポート占有
 - 消費電流 : DC5V、1600mA (アナログ電源内蔵)
 - 使用条件 : 0～50°C、20～90%RH、結露なし
- 注) 使用するDMA転送チャンネル番号は、コンピュータ側のディスク実装状態および本ボードを実装する拡張スロット位置により制限を受けます。

DMA : Direct Memory Accessの略。CPUを介せずにD/A変換データをコンピュータ本体のメモリから転送することができます。

機能

DA12-4D(98)のD/A変換機能は以下の通りです。



・タイマコントロールモード

DMA転送のタイマコントロールモードでは、ソフトウェアまたは外部トリガによりタイマがONすると、あらかじめタイマに設定された周期でスキャン起動がかかります。スキャン起動により、あらかじめ設定されたチャンネルデータ数分(最大4チャンネル分)だけコンピュータ本体のメモリからデータが読取られます。データは、チャンネル選択データとD/A変換データから構成されており、チャンネル選択データにより選択されたチャンネル(0~3)のD/AコンバータにD/A変換データが順々にセットされます。そして次のスキャン起動で同様のスキャン動作が繰返されるとともに、各チャンネルのD/AコンバータにセットされていたD/A変換データは一斉にD/A変換され、アナログ電圧信号として出力されます。タイマは、ソフトウェアではON/OFF制御できますが、外部トリガ信号ではONのみでOFF(停止)させることはできません。

・変換起動モード

一方、変換起動モードでは、外部トリガ入力信号の立下りでスキャン動作が1回行われて上記と同様に各D/AコンバータにD/A変換データがセットされ、次の信号の立下りでD/A変換が行われます。DMA転送完了時にはDMA転送完了信号が出力されますので、この信号を割り込み要求信号として使用できます。

・プログラム転送モード

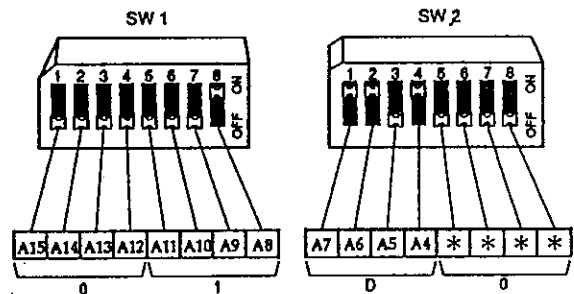
プログラム転送モードでは、スキャン動作を使用せずに1回ごとにチャンネル選択しD/A変換を行います。

コンピュータからの本ボードに対するアクセスは、任意に設定できる16のI/Oポートを介して行います。コンピュータからこれらの出力ポート(8出力ポートのみ使用)にコマ

ンドを書込むことによって、D/A変換データ設定、チャンネル選択、スキャンデータ数設定、DMAチャンネル/モード選択、タイマ設定、デジタル出力設定等を行うことができます。また、これらの入力ポート(4入力ポートのみ使用)を読出すことによって、各種ステータス、タイマの内容、デジタル入力等を得ることができます。

I/Oアドレスの設定

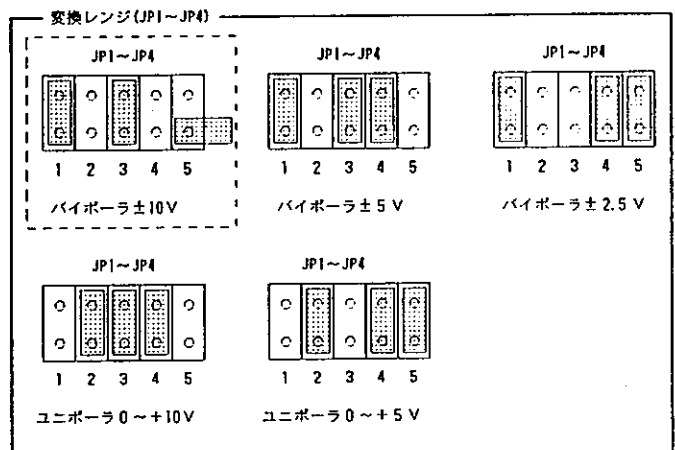
DA12-4D(98)のI/Oアドレスは、コンピュータ側未使用I/Oアドレスに合わせて、ディップスイッチ(SW1とSW2)によって任意に設定することができます。本ボードで使用されるI/Oポートは16あり、それぞれのアドレスは連続しています。したがって、ディップスイッチでI/Oポート群の先頭アドレスを設定することにより、それ以降の連続した15のアドレスが決定されます。先頭アドレスは、0をベースに占有ポート"16"の倍数を設定してください。下の図は、先頭アドレスを01D0Hに設定した例で、この先頭アドレスに続く01DFHまでのポートが占有されます。



*印は常に"OFF"に設定してください。

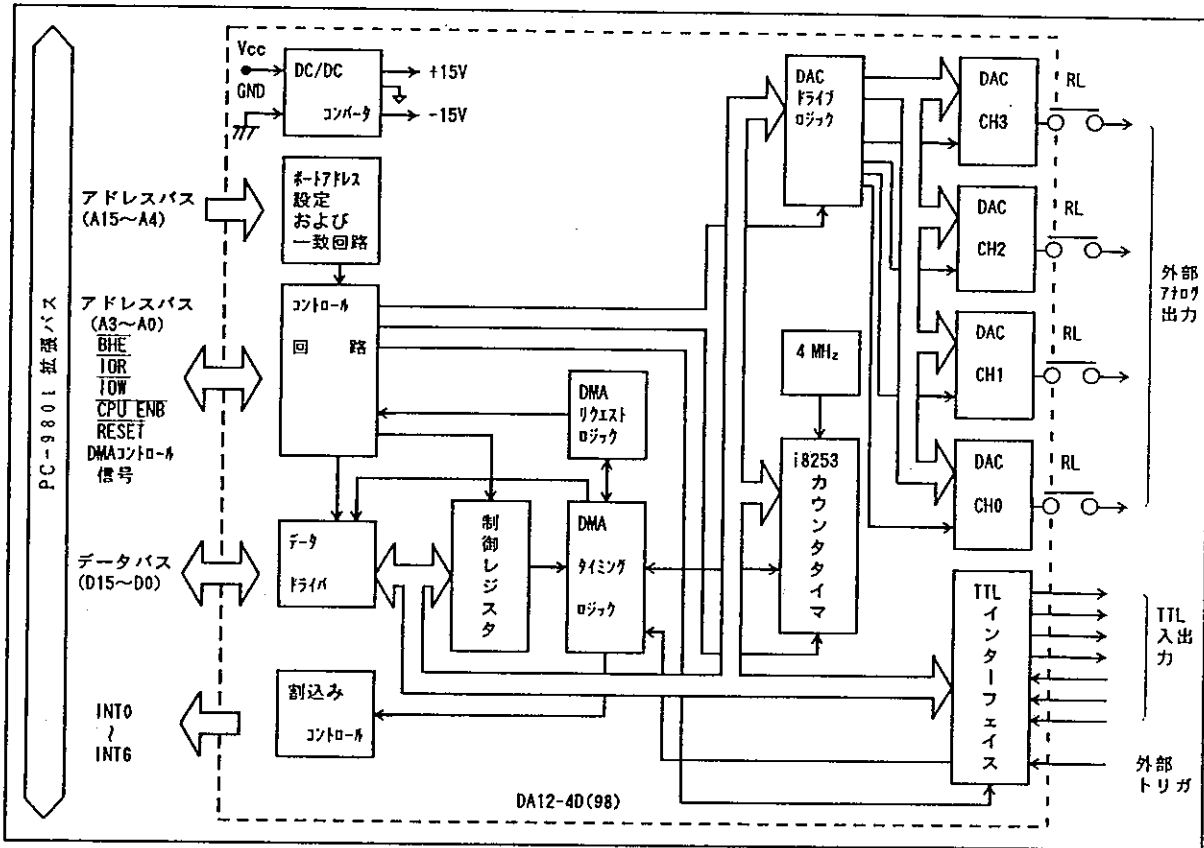
変換レンジの選択

DA12-4D(98)には、ボード上に変換レンジの選択ジャンパ(JP1~JP4)が用意されています。JP1~JP4はそれぞれチャンネル0~チャンネル3に対応しています。各選択ジャンパを、使用する変換レンジに設定してください。



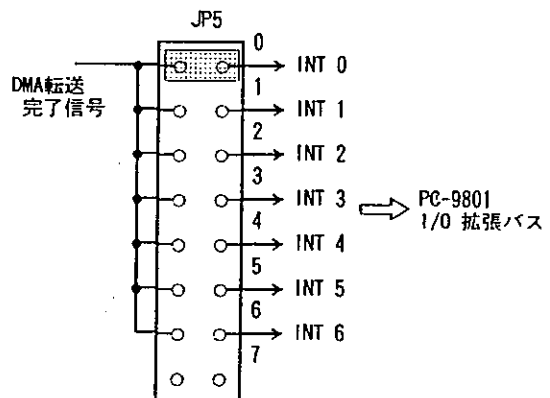
は、出荷時設定を示します。

回路ブロック図



割込み信号の設定

DA12-4D(98)では、DMA転送モード時、DMA転送が完了すると出力されるDMA転送完了信号を割込み要求信号として使用することができます。この信号により割込み要求が出されますのでコンピュータの割込み機能を利用することができます。割込みを使用するときは、以下に示すジャンパ(JP5)でコンピュータ本体および他のインターフェイスで使用していないレベルに設定してください。



上の図は、割込みレベルINT 0に接続する場合のジャンパの状態を示します。出荷時は“7”（オープン）に接続されています。

I/Oポートのビットアサイン

コンピュータからのDA12-4D(98)に対するアクセスは、I/Oポートを介して行います。本ボードで使用されるI/Oポートのビット定義は以下の通りです。

●出力ポート

	D7	D6	D5	D4	D3	D2	D1	D0
先頭7ビット	D/A変換データ							
+0	D7	D6	D5	D4	D3	D2	D1	D0
+1	チャンネルデータ		0	0	D/A変換データ			
	C1	C0			D11	D10	D9	D8
+2	デジタル出力				リレー	ステップ数		
	03	02	01	00	スイッチ	N2	N1	N0
+3	DMA切替	割込み制御	DMAチャンネル指定	ステップ中FFリセット	動作モード	タイマゲート	DMAスイッチ	ステップエラークリア
+4	(使用不可)							
+5	(使用不可)							
+6	(使用不可)							
+7	(使用不可)							
+8	カウンタ0データ							
+9	(使用不可)							
+A	カウンタ1データ							
+B	(使用不可)							
+C	カウンタ2データ							
+D	(使用不可)							
+E	コントロールワードレジスタ							
+F	(使用不可)							

- チャンネルデータ (C1, C0) : D/A変換チャンネル選択ビット。
- 出力ポート+1(D5, D4) : D5およびD4ビットは必ず0にしてください。1の場合は D/A変換は保証されません。
- スキャンデータ数(N2~N0): DMA転送モード時に、1回のスキャン動作でDMA転送するチャンネル数(1~4)。
チャンネル数 1:001、チャンネル数 2:010、チャンネル数 3:011、チャンネル数 4:100

- リレースイッチ : アナログ出力ON/OFF選択ビット (1:ON, 0:OFF)。
- デジタル出力 (03~00) : 負論理TTLレベル出力(1:"Low")。
- スキャンエラークリア : スキャンエラーのクリア (1:クリア)。
- DMAスイッチ : DMA許可ビット(1:DMAモード)。
- タイマゲート : タイマON/OFF制御ビットで、動作モード(D3)がタイマコントロールモードの時に有効 (1:タイマON)。

注) タイマコントロールモード時に外部トリガ入力信号の立下りでタイマはONします。ただし、本ビットを0(タイマOFF)としてもタイマは止まりません。DMAスイッチビット(D1)を0にしてDMA転送を終了することによりタイマを停止させてください。

- 動作モード : 動作モード選択ビット。
(1:変換起動モード、0:タイマコントロールモード)
- スキャン中FFリセット : リセットにより、初期状態からのDMA転送ができます。
(1:リセット)
- DMAチャンネル指定 : DMAチャンネル指定ビット(1:チャンネル2/3、0:チャンネル0)。
- 割込み制御 : DMA切替えビット(D7)が0で単回DMAを選択しているとき、本ビットが1であればDMA転送終了時に割込みを出力することができます。(1:割込出力可能)。
- DMA切替 : 連続/単回DMA切替えビット
(1:連続DMA、0:単回DMA)
本ビットが1になっていると、DMA1サイクルを終了しても連続的に同じサイクルを繰り返します。連続DMAを選択する場合は、コンピュータ本体のDMAコントローラをオートイニシャライズモードにセットする必要があります。
- カウンタ0、1、2データ : タイマカウンタ0~2への設定データ。
- コントロールワードレジスタ : タイマ制御用ポート。



アナログ入出力

D/A変換データ(D11~D0) : $2^1 \sim 2^0$ の重みを持つD/A変換データ。変換データ(デジタル値)とD/A変換されるアナログ出力電圧の関係は次の通りです。

• バイポーラ設定時

$$\text{デジタル値} = \frac{4096}{\text{7ビットレンジ}} \times \left(\text{Voll} + \frac{\text{7ビットレンジ}}{2} \right)$$

• ユニポーラ設定時

$$\text{デジタル値} = \frac{4096}{\text{7ビットレンジ}} \times \text{Voll}$$

計算例 設定がバイポーラ $\pm 10\text{V}$ レンジで、 1.5V を出力するには、次式からDA変換データは2355(933H)となります。

$$\text{デジタル値} = \frac{4096}{20} \times \left(1.5 + \frac{20}{2} \right)$$

• 入力ポート

先頭7ビット	D7	D6	D5	D4	D3	D2	D1	D0
+0	DMA アドレス	動作 モード	タイマ ステータス	DMA ステータス	スキャン エラー ステータス	デジタル入力 12 11 10		
+1	(使用不可)							
+2	(使用不可)							
+3	(使用不可)							
+4	(使用不可)							
+5	(使用不可)							
+6	(使用不可)							
+7	(使用不可)							
+8	カウンタ0データ							
+9	(使用不可)							
+A	カウンタ1データ							
+B	(使用不可)							
+C	カウンタ2データ							
+D	(使用不可)							
+E	(使用不可)							
+F	(使用不可)							

デジタル入力(12~10) : 正論理TTLレベル入力(1: "High")。

スキャンエラーステータス : DMAスキャン動作終了前に、次のスキャン起動パルス入力があったときに1(1:エラー)。

DMAステータス : DMAステータスビット(1: DMA実行中または許可、0: DMA完了または禁止)。

タイマステータス : タイマ動作ステータスビット(1: タイマ動作中、0: 停止中)。

動作モード : DMA転送モードステータスビット(1: 変換起動モード、0: タイマコントロールモード)。

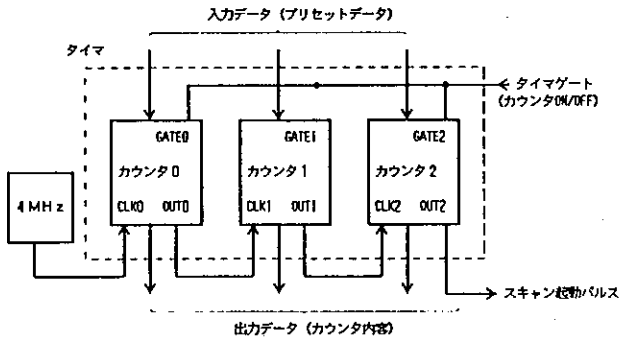
DMAチャンネル : DMAチャンネルステータスビット(1: DMAチャンネル 2/3、0: DMAチャンネル0)。

カウンタ0、1、2データ : カウンタ0~2の内容。

タイマコントロール

タイマを使って周期的にスキャン起動パルスを発生させ、DMA転送によりD/A変換データを周期的に読取り、D/A変換することができます。

タイマはカウンタ0、1、2の3つのカウンタから構成され下図に示すように各カウンタはカスケード接続されています。



出力ポート+E(コントロールワードレジスタ)により各カウンタは次のように制御されます。

コントロールワードレジスタ 内容	機能
34H 74H B4H	カウンタ0 選択 (データ 書込み) カウンタ1 選択 (データ 書込み) カウンタ2 選択 (データ 書込み)
04H 44H 84H	カウンタ0 選択 (データ 読取り) カウンタ1 選択 (データ 読取り) カウンタ2 選択 (データ 読取り)

カウンタに書込むデータと、カウンタがオーバーフローしスキャン起動パルスを発生する周期との関係は次式から求められます。

$$0.25 \times C0 \times C1 \times C2 \ (\mu\text{sec})$$

C0~C2: カウンタ0~2に書込んだデータ

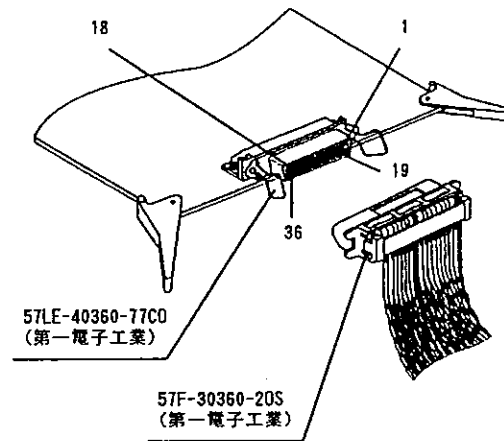
$$2 \leq \text{カウンタ書込みデータ} \leq \text{FFFFH}$$

計算例 1msec周期でプログラマブルタイマを動作させる場合。

$$0.25 \times 4\text{H} \times \text{AH} \times 64\text{H} = 0.25 \times 4 \times 10 \times 100 = 1000 \mu\text{sec} = 1\text{msec}$$

外部インターフェイス

DA12-4D(98)の外部インターフェイスコネクタには、アナログ電圧出力用ピンおよび外部トリガ信号入力用ピンのほかにTTLレベルデジタル入出力用ピンが用意されています。接続できるアナログ電圧出力は4点、デジタル入力は3点、デジタル出力は4点です。

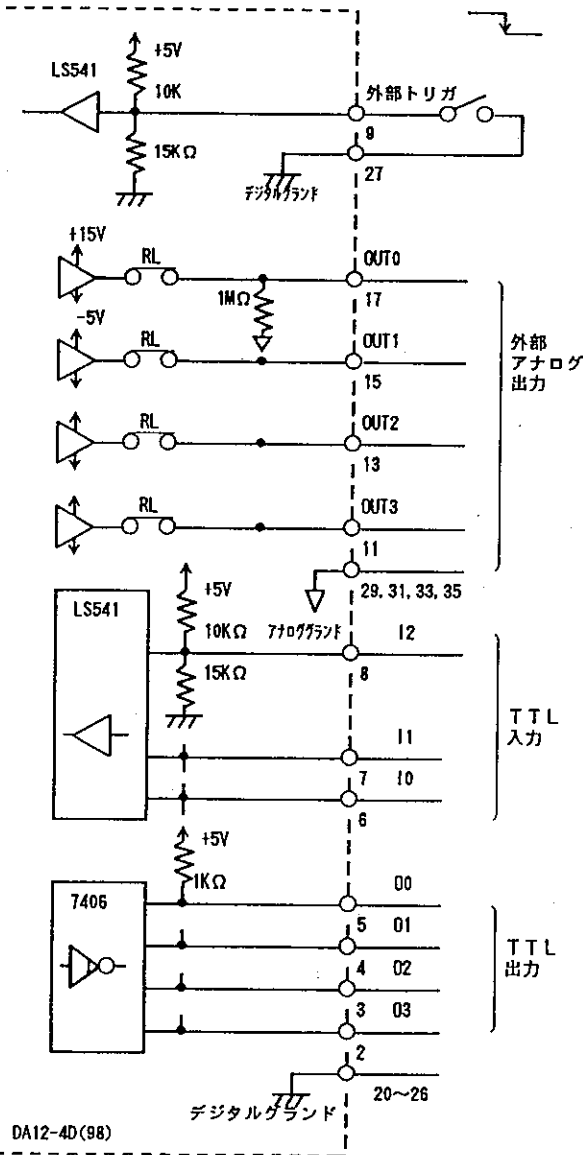


外部接続コネクタ信号配置

未接続	1	19	未接続
デジタル出力	03	20	デジタルグラント
	02	21	"
	01	22	"
	00	23	"
	10	24	"
デジタル入力	11	25	"
	12	26	"
外部トリガ	9	27	デジタルグラント
未接続	10	28	未接続
OUT3	11	29	7+ロググラント
未接続	12	30	未接続
OUT2	13	31	7+ロググラント
未接続	14	32	未接続
OUT1	15	33	7+ロググラント
未接続	16	34	未接続
OUT0	17	35	7+ロググラント
未接続	18	36	未接続

外部入出力回路

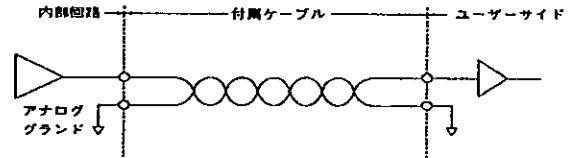
DA12-4D(98)における外部インターフェイス部の入出力回路は下図の通りです。外部トリガ入力部は内部でプルアップされていますので、外部トリガラインではプルアップの必要はありません。このトリガ入力は、TTLレベルで“High”から“Low”への立下りエッジによりトリガがかかります。



アナログ出力の接続方法

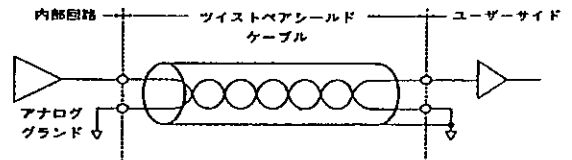
本ボードと外部接続装置が近い場合には、付属ケーブルで直接接続できます。またノイズの多い環境や外部接続装置との距離が長い場合などには、シールド線を用いるようにしてください。接続方法を以下に示します。

・付属ケーブルを使用した接続

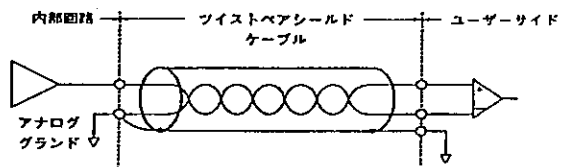


・シールド線を使用した接続

外部接続装置がシングルエンド入力の場合

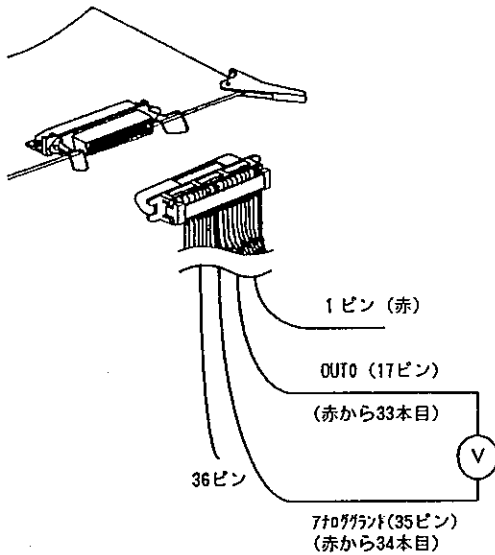


外部接続装置が差動入力の場合



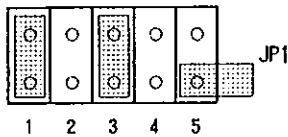
使用例

DA12-4D(98)の使用例として、出力信号をD/A変換後チャンネル0に出力するBASICプログラムを以下に示します。この例では、ボードを初期化したあとD/A変換を実行します。また、出力電圧確認用に電圧計（テスタ、デジタルボルトメータ、またはシンクロスコープなど）を接続しています。このプログラムを実行させるための本ボード上のジャンパおよびディップスイッチの設定条件と、出力ラインへの電圧計接続例は次の通りです。



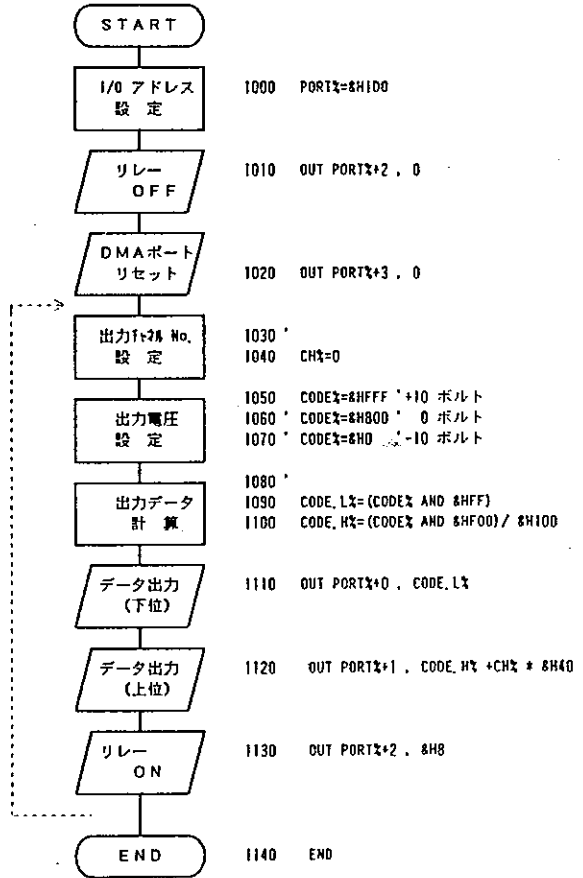
使用例の設定条件

- I/Oアドレスの設定：01D0H (SW1、SW2)
- 変換レンジ：バイポーラ±10V (JP1)



フローチャート

BASICプログラム



商品構成

DA12-4D(98)ご購入時には、次のもので構成されています。

- DA12-4D(98)ボード 1
- 36芯ツイストペアケーブル 1
(1.5m、片端コネクタ付)
- 解説書 1
- サンプルソフト 1
(5インチ2HD)
- 登録カード 1
- Question用紙 1
- 保証書 1