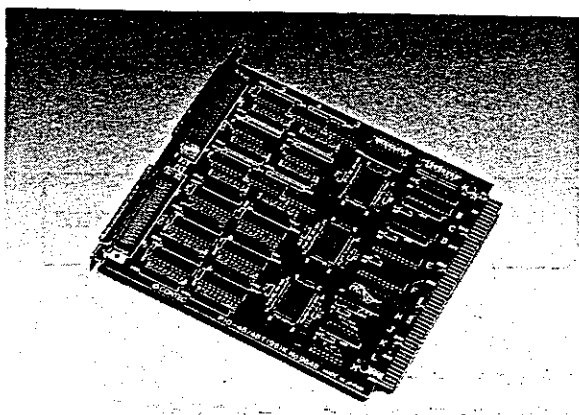


TTLレベルパラレル入出力モジュール PIO-48/48T(98)K

¥60,000



PIO-48/48T(98)Kに接続できるデジタル信号は、入力信号48点、出力信号48点で、それぞれ6つのグループに分かれています。1つのグループは8点単位で構成され、それぞれ入力ポートまたは出力ポートに対応しています。本ボードを装着したコンピュータのIN命令またはOUT命令実行で8点単位の入力または出力が容易に行えます。入力信号48点の内4点は、割込み入力として使用することができます。本ボードはASICおよびハーフピッチコネクタの採用によりコンパクト化と低消費電流、さらに高信頼性を実現しています。また、本ボードの入出力は、全点、非絶縁TTLレベルですので、高速応答を要求される用途にご使用いただけます。

特 長

- 非絶縁TTLレベル入出力で、高速応答が可能。
- 8点を1グループとして合計6グループ、48点のデジタル入力が可能。
- 8点を1グループとして合計6グループ、48点のデジタル出力が可能。
- 入力信号48点の内4点を割込み入力として最大4レベルの同時割当てが可能。
- 信号入力部の内部プルアップによりリレーなどの接点の直接接続が可能。
- I/Oアドレスは16ビットフルデコード。
- アクセサリやオプションソフトウェアの使用により用途に応じたアプリケーションの構築が容易。
- デジタル入出力全点(96点)の信号モニタ用LEDを装備。

仕 様

- 入力部
 - ・ 入力仕様 : 非絶縁TTLレベル入力 (負論理)
 - ・ 入力抵抗 : 10K Ω (1TTL負荷)
 - ・ 入力信号の点数 : 48点
 - ・ 入力表示 : LED表示、ONで点灯
 - ・ 割込み : INT0~6の内、同時4点
 - ・ 入力保護回路 : なし
 - ・ 入力応答時間 : 200nsec
- 出力部
 - ・ 出力仕様 : 非絶縁オープンコレクタ出力 (負論理)
 - ・ 出力定格 : 最大DC30V 40mA
 - ・ 出力信号の点数 : 48点
 - ・ 出力保護回路 : なし
 - ・ 出力表示 : LED表示、ONで点灯
 - ・ 出力応答時間 : 200nsec
- 共通部
 - ・ I/Oアドレス : 8ビット×8ポート占有 (入力部/出力部共通)
 - ・ 外部への電源供給 : 可能 (5Vをコネクタへ接続)
 - ・ 消費電流 : DC5V 900mA MAX
 - ・ 使用条件 : 0~50℃ 20~90%RH 結露なし
 - ・ 信号延長可能距離 : 1.5m程度 (配線環境による)

機能

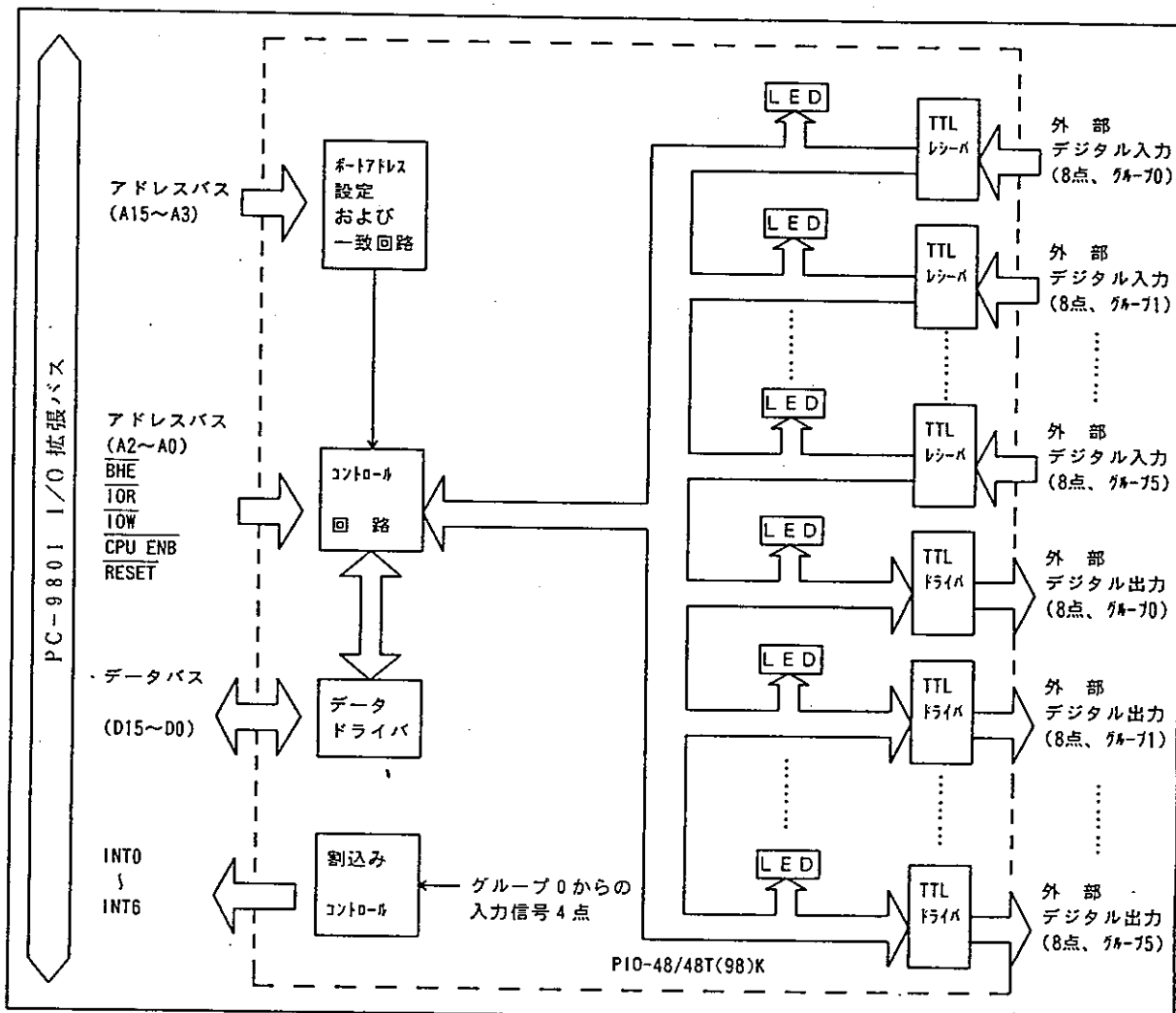
●入力

PIO-48/48T(98)Kは、外部から与えられた最大48点のデジタル信号を、8点単位で構成されるグループで読出し、本ボードを装着したコンピュータに送出します。コンピュータからの本ボードに対するアクセスは、任意に設定できる6つの入力ポートを介して行います。コンピュータから、IN命令の実行によってこれらの入力ポートを読出すと、その入力ポートに該当するバッファゲートが開かれ、外部装置から与えられているデジタル信号がグループ単位で取込まれます。この時、コンピュータに送出される信号は負論理となります。また、入力48点の内4点は、コンピュータのユーザー解放割り込み入力として割り当てることができますので、この信号を割り込み要求信号として使用できます。

●出力

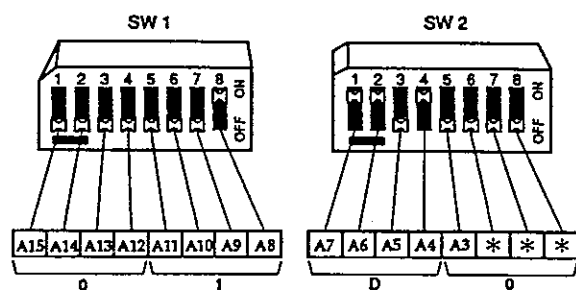
PIO-48/48T(98)Kは、最大48点のデジタル信号を、8点単位で構成されるグループで外部装置に書出します。コンピュータからの本ボードに対するアクセスは、任意に設定できる6つの出力ポートを介して行います。コンピュータから、OUT命令の実行によって、これらの出力ポートにデータを書出すと、その出力ポートに該当するラッチ回路にデータが保持されます。そして、デジタル信号はTTLドライバを通じて、接続されている外部装置にグループ単位で送出されます。この時、外部装置に送出される信号は負論理となります。また、ラッチ回路上のデータは、再度OUT命令が実行されるまでその状態が保持されます。

回路ブロック図



I/Oアドレスの設定

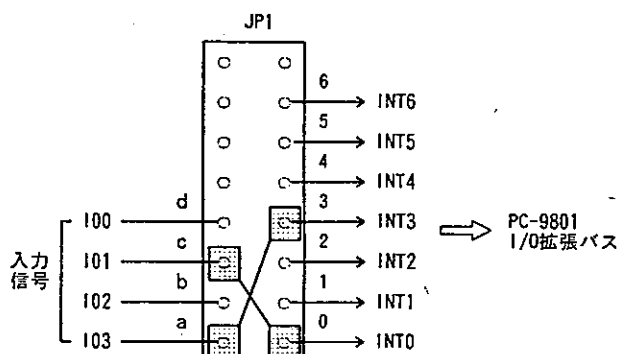
PIO-48/48T(98)KのI/Oアドレスは、コンピュータ側未使用I/Oアドレスに合わせて、ディップスイッチ(SW1とSW2)によって任意に設定することができます。本ボードで使用されるI/Oポートは8つあり、8つのアドレスは連続しています。したがって、ディップスイッチでI/Oポート群の先頭アドレスを設定することにより、それ以降の連続した7つのアドレスが決定されます。先頭アドレスは、0をベースに占有ポート数“8”の倍数を設定してください。下の図は、先頭アドレスを01D0Hに設定した例で、この先頭アドレス設定で、01D0Hから01D7Hまでの8つのI/Oアドレスが決定されます。



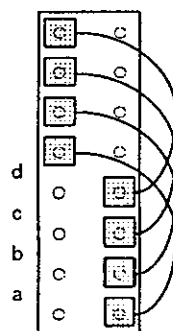
*印は、常に“OFF”に設定して下さい。

割込み信号の設定

PIO-48/48T(98)Kでは、入力信号48点の内4点のデジタル信号(100~103)を、割込み要求信号として使用することができます。この信号により割込み要求が出されますので、コンピュータの割込み機能を利用することができます。また、割込みを使用する時は、以下に示すジャンパ(JP1)で、コンピュータ本体および他のインターフェイスで使用されていないレベルに設定してください。割込み信号は入力信号と一対一対応で最大4レベルまで割当てて使用することができます。



上の図は、入力信号101を割込みレベルINT0に、入力信号103を割込みレベルINT3に接続する場合のジャンパの状態を示しています。なお、出荷時はリード線付きショートコネクタを以下のようにセットしてあります。この時、ジャンパは特定のレベルにセットされていません。



I/Oポートのビットアサイン

コンピュータからのPIO-48/48T(98)Kに対するアクセスは、6つのI/Oポートを介して行います。これらのI/Oポートには、本ボードに接続されるデジタル信号（入力データまたは出力データ）が8点を1グループとして割当てられています。入力ポートおよび出力ポートのビット定義を以下に示します。なお、“先頭アドレス+6”および“+7”のI/Oポートは使用しませんが、I/Oアドレス設定により占有されています。

●入力ポート

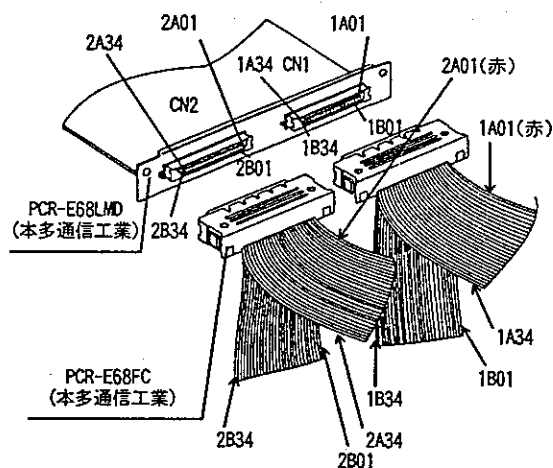
	D7	D6	D5	D4	D3	D2	D1	D0
先頭 アドレス + 0	グループ 0 (+ 0 ポート)							
	I 07	I 06	I 05	I 04	I 03	I 02	I 01	I 00
+ 1	グループ 1 (+ 1 ポート)							
	I 17	I 16	I 15	I 14	I 13	I 12	I 11	I 10
+ 2	グループ 2 (+ 2 ポート)							
	I 27	I 26	I 25	I 24	I 23	I 22	I 21	I 20
+ 3	グループ 3 (+ 3 ポート)							
	I 37	I 36	I 35	I 34	I 33	I 32	I 31	I 30
+ 4	グループ 4 (+ 4 ポート)							
	I 47	I 46	I 45	I 44	I 43	I 42	I 41	I 40
+ 5	グループ 5 (+ 5 ポート)							
	I 57	I 56	I 55	I 54	I 53	I 52	I 51	I 50
+ 6	(使用不可)							
+ 7	(使用不可)							

●出力ポート

	D7	D6	D5	D4	D3	D2	D1	D0
先頭 アドレス + 0	グループ 0 (+ 0 ポート)							
	O 07	O 06	O 05	O 04	O 03	O 02	O 01	O 00
+ 1	グループ 1 (+ 1 ポート)							
	O 17	O 16	O 15	O 14	O 13	O 12	O 11	O 10
+ 2	グループ 2 (+ 2 ポート)							
	O 27	O 26	O 25	O 24	O 23	O 22	O 21	O 20
+ 3	グループ 3 (+ 3 ポート)							
	O 37	O 36	O 35	O 34	O 33	O 32	O 31	O 30
+ 4	グループ 4 (+ 4 ポート)							
	O 47	O 46	O 45	O 44	O 43	O 42	O 41	O 40
+ 5	グループ 5 (+ 5 ポート)							
	O 57	O 56	O 55	O 54	O 53	O 52	O 51	O 50
+ 6	(使用不可)							
+ 7	(使用不可)							

外部インターフェイス

P10-48/48T(98)Kと外部装置の接続は、ボード上に実装された2つの68ピン外部インターフェイスコネクタ(CN1およびCN2)で行います。コネクタCN1には、外部装置からデジタル信号入力として8点を1グループとする6つのグループ(48点)を接続することができます。また、コネクタCN2には、外部装置へのデジタル信号出力として8点を1グループとする6つのグループ(48点)を接続することができます。それぞれのグループには、信号入出力のほかにマイナスコンおよびVcc(+5V出力)が用意されています。



外部接続コネクタ信号配置

未接続	1A01	1B01	未接続
未接続	1A02	1B02	未接続
(+5V出力)	Vcc	1B03	Vcc(+5V出力)
グループ1の出力	1A04	1B04	1A07
1A05	1B05	1A06	1A08
1A09	1B09	1A10	1A11
1A12	1B12	1A13	1B13
グループ2の出力	1A14	1B14	1A15
1A16	1B16	1A17	1B17
1A18	1B18	1A19	1B19
1A20	1B20	1A21	1B21
1A22	1B22	1A23	1B23
グループ3の出力	1A24	1B24	1A25
1A26	1B26	1A27	1B27
1A28	1B28	1A29	1B29
1A30	1B30	1A31	1B31
1A32	1B32	1A33	1B33
1A34	1B34	1A35	1B35

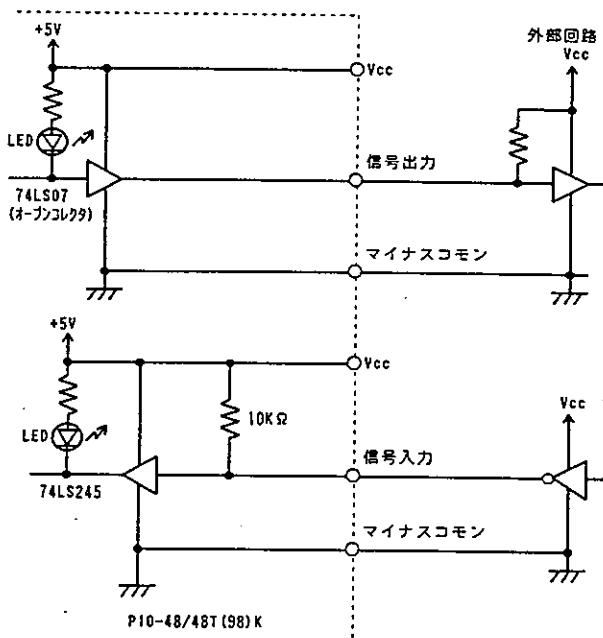
CN 1

未接続	2A01	2B01	未接続
未接続	2A02	2B02	未接続
(+5V出力)	Vcc	2B03	Vcc(+5V出力)
グループ1の出力	2A04	2B04	2A07
2A05	2B05	2A06	2B06
2A07	2B07	2A08	2B08
2A09	2B09	2A10	2B10
2A11	2B11	2A12	2B12
グループ2の出力	2A13	2B13	2A14
2A15	2B15	2A16	2B16
2A17	2B17	2A18	2B18
2A19	2B19	2A20	2B20
2A21	2B21	2A22	2B22
グループ3の出力	2A23	2B23	2A24
2A25	2B25	2A26	2B26
2A27	2B27	2A28	2B28
2A29	2B29	2A30	2B30
2A31	2B31	2A32	2B32
2A33	2B33	2A34	2B34

CN 2

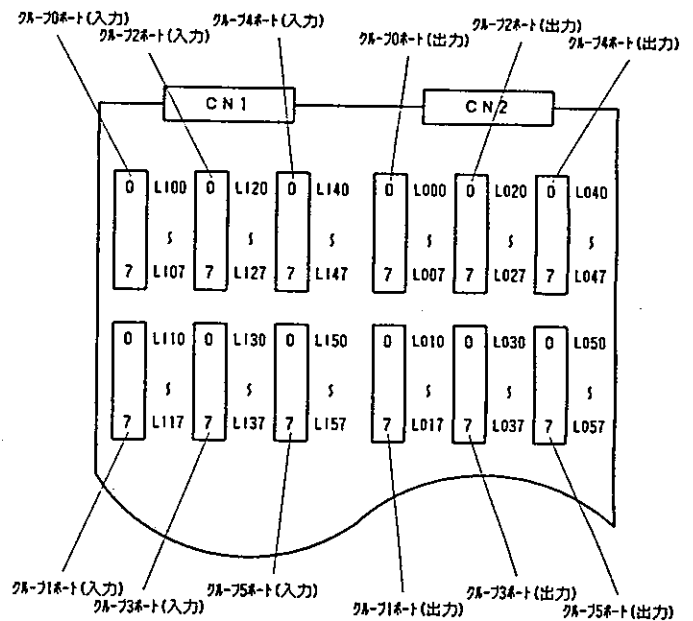
外部入出力回路

PIO-48/48T(98)Kにおける外部インターフェイス部の入力回路および出力回路は下図の通りです。信号入力部および信号出力部に与えられるデジタル信号はTTLレベルです。入力信号および出力信号は負論理で、それぞれコンピュータ側および外部装置に送出されます。信号入力部は、内部でプルアップされていますので、リレー接点や半導体スイッチの出力などを直接この信号入力とマイナスコモン間に接続することができます。信号出力部は、内部プルアップされていないので、必要な場合は外部装置側でプルアップしてください。



信号モニタ用LED

PIO-48/48T(98)Kは、外部インターフェイス上の信号入出力の状態（ステータス）確認用としてボード上に信号モニタ用LEDを有しています。これにより、それぞれの信号あるいはビットの動作状態を直接目視により確認することができます。



LED	入力データ	入力信号	内部信号論理
消 灯	OFF	ハイレベル（注1）	0
点 灯	ON	ローレベル（注2）	1
LED	出力データ	出力信号	内部信号論理
消 灯	OFF	ハイレベル	0
点 灯	ON	ローレベル	1

（注1） インターフェイスコネクタのピンが、外部電源のマイナスコモンと接続されていない状態。

（注2） インターフェイスコネクタのピンが、外部電源のマイナスコモンと接続された状態。