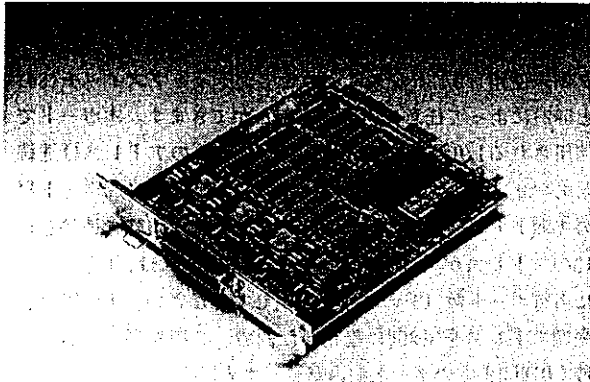


多チャンネルD/A変換モジュール

DA12-16(98)**DA12-8(98)**

DA12-16(98)およびDA12-8(98)は、12ビット精度のD/A変換を行います。DA12-16(98)は16チャンネル、DA12-8(98)は8チャンネルを装備しています。それぞれのチャンネルは独立したD/Aコンバータ回路を持っていますので、受信したD/A変換データをリアルタイムに変換する以外に、各チャンネルのD/Aコンバータにラッチされたデータを、一斉にD/A変換する同期式D/A変換も可能です。ソフトウェアにより、各チャンネル個別に出力仕様(バイポーラ、ユニポーラおよび出力電圧レンジ)の選択を行うことができます。また、D/Aコンバータに書込んだD/A変換データや出力仕様等の設定内容をソフトウェアで読出すリードバック機能も用意されています。本ボードは、プログラマブルタイマおよび外部トリガ入力を備えており、タイマによるアナログ信号の周期的な出力および外部トリガ入力信号による出力が可能です。

特 長

- ユニポーラおよびバイポーラ出力に対応(ソフトウェア切替え、各チャンネル個別に選択可能)。
- 出力電圧レンジは、ソフトウェアにより各チャンネル個別に設定可能。
- 各チャンネル独立にD/Aコンバータ内蔵。
- 複数チャンネルの出力電圧を同時に変化させられる同期出力機能付。
- 各D/Aコンバータに書込んだD/A変換データや出力仕様設定内容をソフトウェアで読出すことができるリードバック機能付。
- TTLレベルの外部トリガ入力を装備。
- 割込みレベルをソフトウェアにより選択可能。割込み要因

は、プログラマブルタイマのタイムアップまたは外部トリガ入力信号立上りいずれかを選択可能。

- ハードウェアリセットコマンドによる本ボードの初期化可能(全チャンネル出力0V)。

仕 様

- 出力仕様 : 非絶縁出力
バイポーラ……±10V、±5V
ユニポーラ……0～+10V
出力電流 MAX±5mA
- 出力信号の点数 : シングルエンド出力
16(DA12-16(98))
8(DA12-8(98))
- 分解能 : 12ビット
- 変換速度 : セトリングタイム 10μsec/チャンネル
- 変換精度 : リニアリティエラー ±3LSB以内
- タイマ : 2μsec～約7×10⁷sec(1μsec単位)
- 出力インピーダンス : 10Ω以下
- 使用素子 : AD664BE相当品
- 外部トリガ入力 : TTLレベル1点
- 割込み : 外部トリガ、タイマのタイムアップにより割込み発生
INT0～6のいずれか
- 同期出力機能 : 全チャンネル同時出力可能
- I/O アドレス : 8ビット×16ポート占有
- 消費電流 : DC5V 1550mA (DA12-16(98))
DC5V 1300mA (DA12-8(98))
(アナログ電源内蔵)
- 使用条件 : 0～50℃ 20～90%RH 結露なし

機 能

DA12-16(98)およびDA12-8(98)は、各チャンネル個々にD/Aコンバータ(DAC)を備えており、DACコントロールコマンドにより次のいずれかのDACコントロールモードを選択することができます。

●トランスペアレント(透過)出力モード

このモードでは、本ボードを装着したコンピュータからのD/A変換データは、選択されたチャンネルで即座に出力されます。

●同期出力モード

このモードでは、D/A変換データは選択されたチャンネルのDACの一段目バッファにラッチされ、同期出力コマンドを受信すると二段目のバッファにロードされて各チャンネル同時に出力電圧が変化します。

●出力レンジ設定モード

チャンネルの出力電圧レンジと出力形式(ユニポーラまたはバイポーラ)を設定するためのモードです。

●出力データ読出しモード

DACに設定されているD/A変換データや割込みレベル、出力電圧レンジ、出力形式等の設定内容を読取るためのモードです。

出力レンジ設定モードで、各チャンネルの出力電圧レンジと出力形式を設定後、トランスペアレント出力モードまたは同期出力モードによりD/A変換を行います。必要に応じて出力データ読み出しモードとし、その時点の各チャンネルの設定データを読取ることができます。D/A変換のトリガタイミング用として、ソフトウェアにより自由に設定できる内蔵プログラマブルタイマか、または外部トリガ入力信号を使ってコンピュータに対して割込みを発生させることができます。なお、割込みレベルはINT0~6の内1点、ソフトウェアにより選択します。

本ボードの初期状態(電源投入、リセットスイッチON、またはハードリセットコマンド受信による)を次に示します。

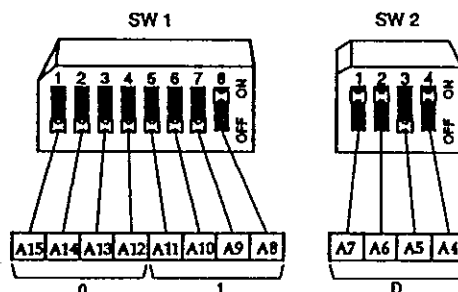
- 出力レンジ : ユニポーラ 0~+10V
- D/A 変換データ : 000H
- D/A 出力 : 0ボルト
- 割込み : 禁止
- 割込みトリガ入力: プログラマブルタイマのタイムアップ

コンピュータからの本ボードに対するアクセスは、任意に設定できる16のI/Oポートを介して行います。コンピュータからこれらの出力ポート(8出力ポートのみ使用)にデータを書込むことによって、チャンネル選択、D/A変換データ設定、DACコントロールモード選択、トリガ選択、タイマON/OFF、割込みレベル選択、プログラマブルタイマへのデータ設定等を行

うことができます。また、これらの入力ポート(7入力ポートのみ使用)を読出すことによって、DAC設定データ、各種ステータス、プログラマブルタイマの内容等を知ることができます。

I/Oアドレスの設定

DA12-16(98)およびDA12-8(98)のI/Oアドレスは、コンピュータ側未使用I/Oアドレスに合わせて、ディップスイッチ(SW1とSW2)によって任意に設定することができます。本ボードで使用されるI/Oポートは16あり、それぞれのアドレスは連続しています。したがって、ディップスイッチでI/Oポート群の先頭アドレスを設定することにより、それ以降の連続した15のアドレスが決定されます。先頭アドレスは、0をベースに占有ポート数"16"の倍数を設定してください。下の図は、先頭アドレスを01D0Hに設定した例で、この先頭アドレスに続く01DFHまでのポートが占有されます。



I/Oポートのビットアサイン

コンピュータからのDA12-16(98)およびDA12-8(98)に対するアクセスは、I/Oポートを介して行います。本ボードで使用するI/Oポートのビット定義は以下の通りです。

●出力ポート

先頭 アドレス + 0	D7	D6	D5	D4	D3	D2	D1	D0			
	D/A変換データ				DAC選択		チャネル選択				
	D3	D2	D1	D0	D1	D0	C1	C0			
+ 1	D/A変換データ										
	D11	D10	D9	D8	D7	D6	D5	D4			
+ 2	ハーフ リセット						同期 出力	トリガステータス リセット			
+ 3	(使用不可)										
+ 4		割込みレベル			タイマ リート	トリガ 選択	DACコントロール モード				
							D1	D0			
+ 5	(使用不可)										
+ 6	(使用不可)										
+ 7	(使用不可)										
+ 8	カウンタ0データ										
+ 9	(使用不可)										
+ A	カウンタ1データ										
+ B	(使用不可)										
+ C	カウンタ2データ										
+ D	(使用不可)										
+ E	コントロールワードレジスタ										
+ F	(使用不可)										

チャネル選択(C1, C0) : チャネル選択ビット。DAC内のチャネル0～3のいずれかを選択します。

DAC選択(D1, D0) : DAC選択ビット。DAC0～3のいずれかを選択します。
(DA12-8(98)では、D1のビットは0固定とします。)

D/A変換データ(D11～D0) : これらのビットの内容は、出力ポート14のDACコントロールビットにより選択されるDACコントロールモードにより異なります。

- ・トランスペアレント出力モードおよび同期出力モードを選択した場合(D11～D0)
2¹¹～2⁹の重みを持つD/A変換用データ。変換データ(デジタル値)とD/A変換されたアナログ出力電圧の関係は次の通りです。なお、計算時には式中のデジタル値を10進数に直してから結果を求めてください。

・バイポーラ設定時

$$\text{デジタル値} = \frac{4096}{\text{フルスケールレンジ}} \times \left(\text{VOLT} + \frac{\text{フルスケールレンジ}}{2} \right)$$

・ユニポーラ設定時

$$\text{デジタル値} = \frac{4096}{\text{フルスケールレンジ}} \times \text{VOLT}$$

計算例 設定がバイポーラ±10Vレンジで、1.5ボルトを出力するには、次式からDA変換データは2355(933H)となります。

$$\text{デジタル値} = \frac{4096}{20} \times \left(1.5 + \frac{20}{2} \right)$$

・出力レンジ設定モードを選択した場合(D11～D4)

このモードでは出力ポート11のみが使用され、出力電圧レンジと出力形式が決定されます。

D7	D6	D5	D4	D3	D2	D1	D0
ゲイン				出力形式			
G0	G1	G2	G3	M0	M1	M2	M3

G0・M0、G1・M1、G2・M2、およびG3・M3は、それぞれチャネル0～3用の設定ビットです。例えば、G0とM0の組み合わせによりチャネル0の出力レンジは次のようになります。

G0	M0	出力レンジ
0	0	ユニポーラ 0～+10V
0	1	バイポーラ ±5V
1	1	バイポーラ ±10V
1	0	設定禁止

トリガステータスリセット : トリガ入力ステータスおよびトリガオーバーランステータスリセット用ビット(1:リセット)。

同期出力 : DACコントロールモードを同期出力モードに設定した場合に、このビットを1にすると全チャネル同時に出力電圧を変化させます。

ハードリセット : ハードウェアリセットビット
(1:リセット)。本ボードは電源投入時の初期状態にリセットされます。

DACコントロールモード : D/Aコンバータのコントロールモード選択ビット。
(D1, D0)

D1	D0	DACコントロールモード
0	0	トランスペアレント出力モード
0	1	同期出力モード
1	0	出力レンジ設定モード
1	1	出力データ読出しモード

トリガ選択 : 割込み用トリガの選択ビット
(1:外部トリガ(立上り)、
0:プログラマブルタイマタイムアップ)。

タイマゲート : プログラマブルタイマON/OFFコントロールビット(1:タイマスタート)。

割込みレベル : 割込みレベル選択ビット(禁止、INT0~INT6の内1点を選択)。

カウンタ0,1,2 データ : タイマカウンタ0~2への設定データ。

コントロールワード : タイマ制御用ポート。
レジスタ

●入力ポート

	D7	D6	D5	D4	D3	D2	D1	D0
先頭アドレス + 0	DAC 読出しデータ							
	D3	D2	D1	D0				
+ 1	DAC 読出しデータ							
	D11	D10	D9	D8	D7	D6	D5	D4
+ 2						外部トリガモニタ	トリガオーバーラン	トリガ入力
+ 3						(使用不可)		
+ 4		割込みレベル			タイマゲート	トリガ選択	DAC コントロールモード	
		D2	D1	D0			D1	D0
+ 5	(使用不可)							
+ 6	(使用不可)							
+ 7	(使用不可)							
+ 8	カウンタ 0 データ							
+ 9	(使用不可)							
+ A	カウンタ 1 データ							
+ B	(使用不可)							
+ C	カウンタ 2 データ							
+ D	(使用不可)							
+ E	(使用不可)							
+ F	(使用不可)							

DAC読出しデータ : これらのビットの内容は、出力ポート14のDACコントロールビットにより選択されるDACコントロールモードにより異なります。

・出力データ読出しモードを選択した場合(D11~D0)
2¹¹~2⁰の重みを持つ、D/A変換データ。

・出力レンジ設定モードを選択した場合(D11~D4)
入力ポート11のみが使用され、D/Aコンバータにセットされた出力電圧レンジ設定データを読出すことができます。フォーマットは出力ポートの“出力レンジ設定モードを選択した場合”参照。

トリガ入力 : 外部トリガ入力またはプログラマブルタイマのタイムアップ確認ビット(1:外部トリガ入力あり、またはプログラマブルタイマタイムアップ)。

トリガオーバーラン : トリガオーバーラン表示ビット(1:オーバーラン)。
出力ポート12のトリガステータスリセット(D0)で、前のトリガ入力ビットがリセットされる前に次のトリガ入力が発生したことを示します。

外部トリガモニタ : 外部トリガ入力状態表示ビット(1:“High”、0:“Low”)。トリガ選択状態に関係なく読出しができます。

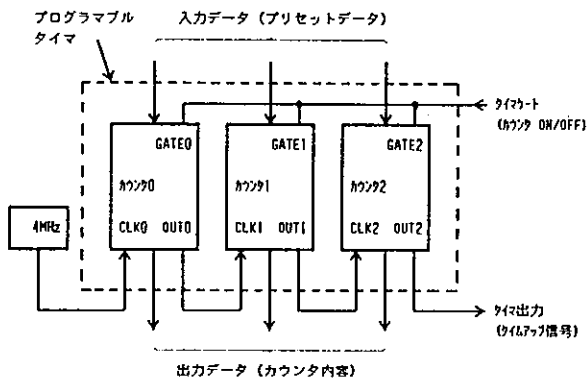
入力ポート14 : 出力ポート14でラッチされたデータを、このポートから入力することで読出すことができます。

カウンタ0,1,2 データ : タイマカウンタ0~2の内容。

プログラマブルタイマコントロール

プログラマブルタイマを使って周期信号を発生させ、D/A変換を周期的に実行させることができます。

プログラマブルタイマはカウンタ0, 1, 2の3つのカウンタから構成され、下図に示すように各カウンタはカスケード接続されています。



出力ポート+E (コントロールワードレジスタ) により、各カウンタは次のように制御されます。

コントロールワードレジスタ内容	機能
34 H	カウンタ 0 選択 (データ書込み)
74 H	カウンタ 1 選択 (データ書込み)
B4 H	カウンタ 2 選択 (データ書込み)
04 H	カウンタ 0 選択 (データ読取り)
44 H	カウンタ 1 選択 (データ読取り)
84 H	カウンタ 2 選択 (データ読取り)

カウンタに書込むデータと、カウンタがオーバーフローし、割込みを発生する周期との関係は次式から求められます。

$$0.25 \times C0 \times C1 \times C2 (\mu \text{sec})$$

C0~C2: カウンタ 0~2 に書込んだデータ。

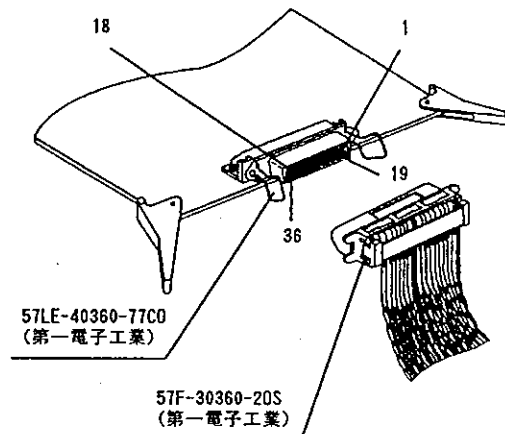
$$2 \leq \text{カウンタ書込みデータ} \leq \text{FFFFH}$$

計算例 1 msec周期でプログラマブルタイマを動作させる場合。

$$0.25 \times 4\text{H} \times \text{AH} \times 64\text{H} = 0.25 \times 4 \times 10 \times 100 = 1000 \mu \text{sec} = 1\text{msec}$$

外部インターフェイス

DA12-16(98)およびDA12-8(98)の外部インターフェイスコネクタにはアナログ電圧出力用ピンおよび外部トリガ入力用ピンが用意されています。接続できるアナログ電圧出力点数は、DA12-16(98)で16点、DA12-8(98)で8点です。



外部接続コネクタ信号配置

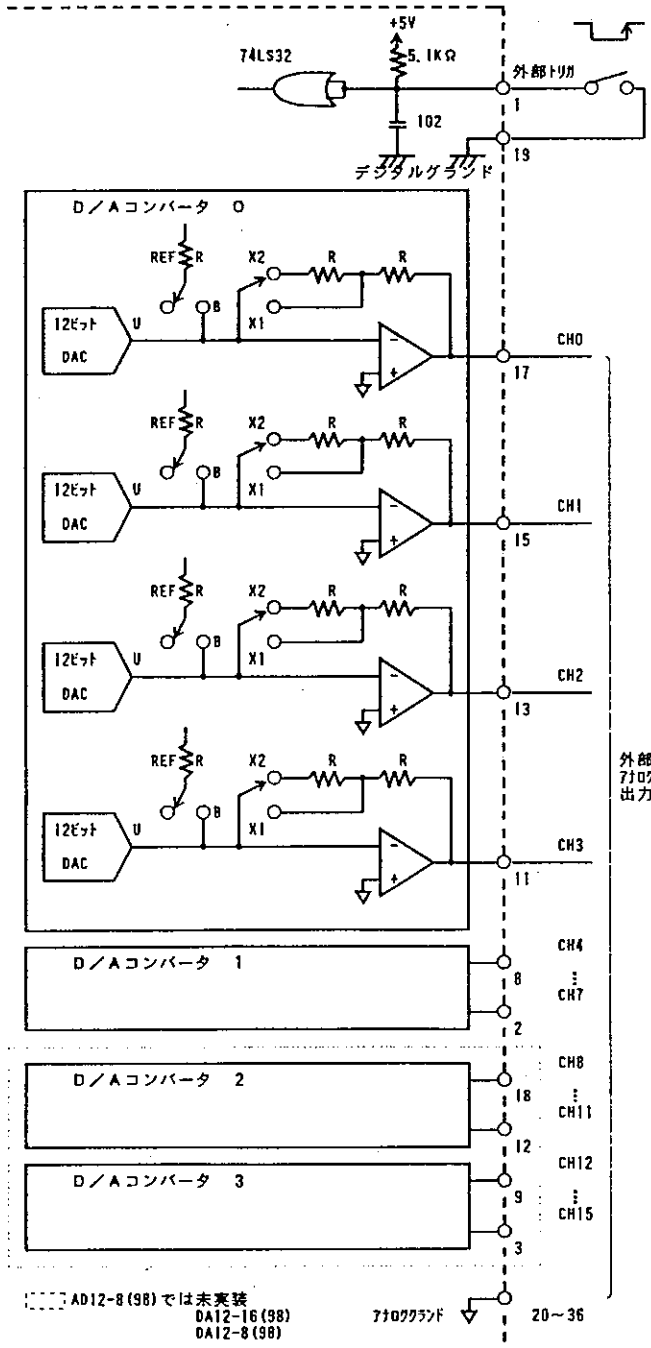
外部トリガ	外部トリガ	1	19	デジタルグランド
CH7	CH7	2	20	アナロググランド
未接続	CH15	3	21	"
CH6	CH6	4	22	"
未接続	CH14	5	23	"
CH5	CH5	6	24	"
未接続	CH13	7	25	"
CH4	CH4	8	26	"
未接続	CH12	9	27	"
未接続	未接続	10	28	"
CH3	CH3	11	29	"
未接続	CH11	12	30	"
CH2	CH2	13	31	"
未接続	CH10	14	32	"
CH1	CH1	15	33	"
未接続	CH9	16	34	"
CH0	CH0	17	35	"
未接続	CH8	18	36	アナロググランド

DA12-8
(98)の
場合

DA12-16
(98)の
場合

外部入出力回路

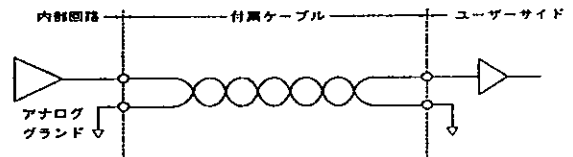
DA12-16(98) および DA12-8(98) における外部インターフェイス部の入出力回路は下図の通りです。外部トリガ入力信号の立上りでトリガがかかります。最小トリガ入力パルス幅は50 nsecです。



アナログ出力の接続方法

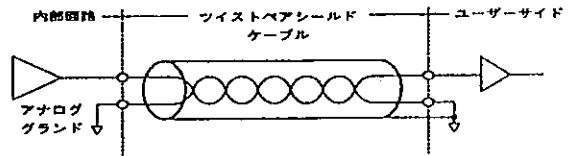
本ボードと外部接続装置が近い場合は、付属ケーブルで直接接続できます。またノイズの多い環境や外部接続装置との距離が長い場合などには、シールド線を用いるようにしてください。接続方法を以下に示します。

・付属ケーブルを使用した接続

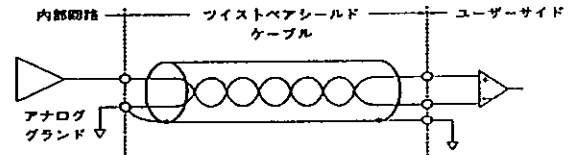


・シールド線を使用した接続

外部接続装置がシングルエンド入力の場合

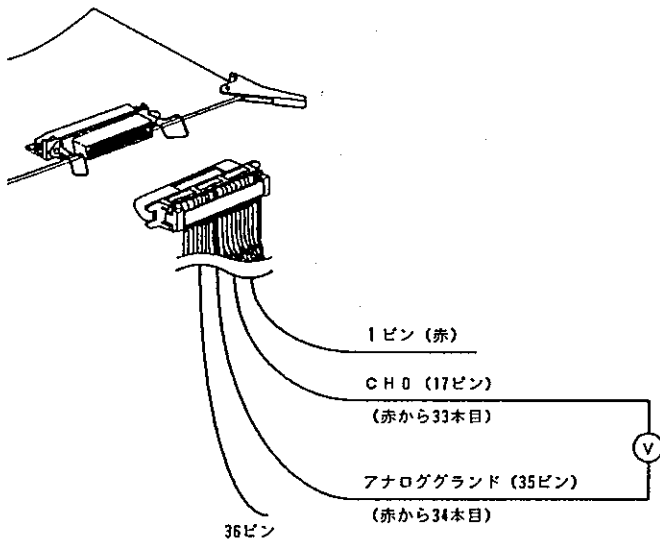


外部接続装置が差動入力の場合



使用例

DA12-16(98)およびDA12-8(98)の使用例として出力信号をD/A変換後チャンネル0に出力するBASICプログラムを以下に示します。この例では、ボードを初期化したあとD/A変換を実行します。また、出力電圧確認用に電圧計（テスタ、デジタルボルトメータ、またはシンクロスコープなど）を接続しています。このプログラムを実行させるための本ボード上のディップスイッチの設定条件と、出力ラインへの電圧計接続例は次の通りです。



使用例の設定条件

- I/O アドレスの設定: 01D0H (SW1, SW2)

フローチャート BASICプログラム

