

ゲインアンプ内蔵

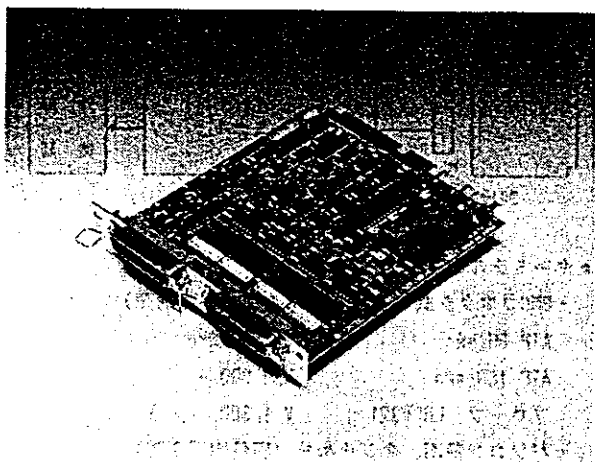
多チャンネルA/D変換モジュール

AD12-32F(98)H

AD12-16F(98)H

AD12-32F(98)H ¥132,000

AD12-16F(98)H ¥106,000



AD12-32F(98)Hに入力できるアナログ信号は、シングルエンド入力32チャンネル/差動入力16チャンネル、AD12-16F(98)Hはシングルエンド入力16チャンネル/差動入力8チャンネルです。内蔵プログラマブルゲインアンプにより幅広い信号レベルに対応でき、外部トリガ入力信号も利用できます。また、チャンネルごとに入力ゲインを3種類の中から選択することができます。

※AD12-32F(98)HおよびAD12-16F(98)Hは弊社従来品AD12-32F(98)およびAD12-16F(98)の改良品であり、下記の点が改善されております。

・消費電流の削減

これ以外については、AD12-32F(98)およびAD12-16F(98)と同等に扱うことができます。

特 長

- AD12-32F(98)Hはシングルエンド入力32チャンネル/差動入力16チャンネルを装備。
AD12-16F(98)Hはシングルエンド入力16チャンネル/差動入力8チャンネルを装備。
- プログラマブルゲインアンプにより、広い電圧範囲のユニポーラおよびバイポーラ入力に対応。
- ソフトウェアによりゲインを設定可能。
- A/D変換終了割込み信号を出力。
- トリガタイミングは、内蔵プログラマブルタイマ出力または外部トリガ信号のいずれかを選択可能。
- トリガ入力により、直接A/D変換スタートが可能。

- 割込みはトリガ入力時または、A/D変換終了時のいずれかを選択可能。
- I/Oアドレスは、16ビットフルデコード。

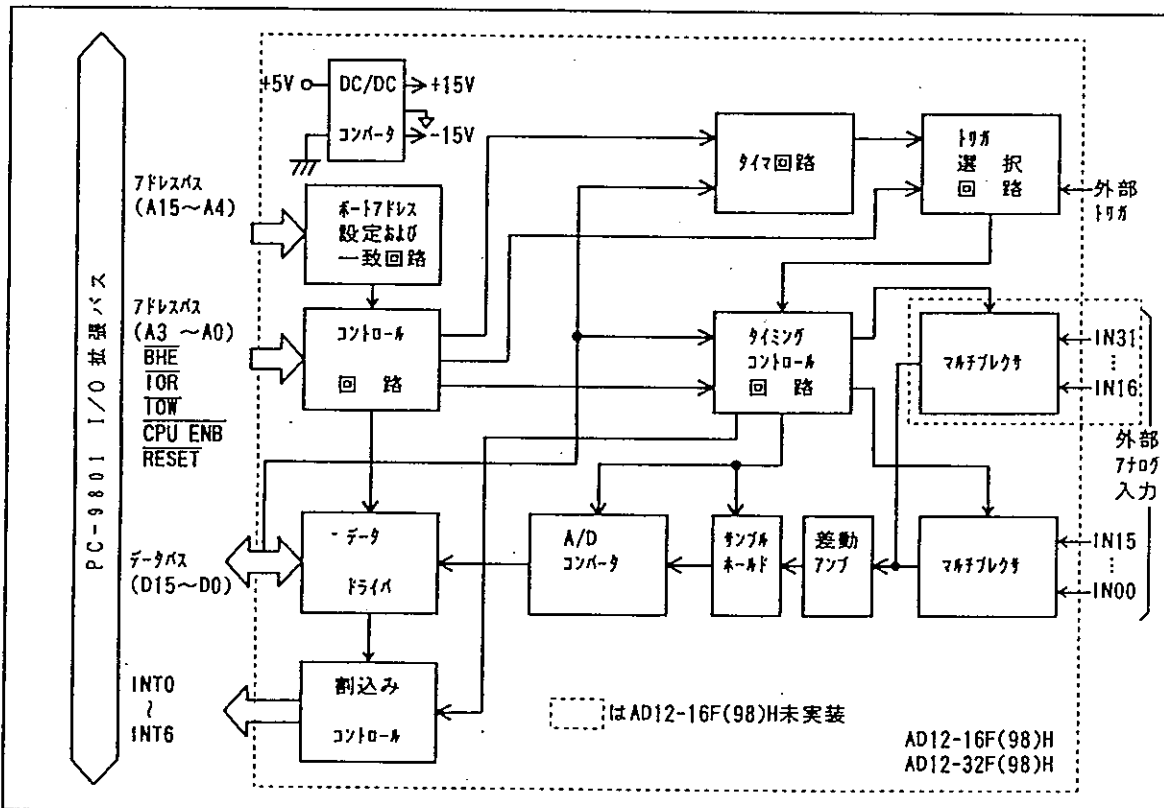
仕 様

- 入力仕様 : 非絶縁入力
バイポーラ..... $\pm 10V$ 、 $\pm 5V$
ユニポーラ..... $0 \sim +10V$
- 入力信号の点数 : ・ AD12-32F(98)Hの場合
32 (シングルエンド入力)
16 (差動入力)
・ AD12-16F(98)の場合
16 (シングルエンド入力)
8 (差動入力)
- 分解能 : 12ビット
- 変換方式 : 逐次比較型(AD774BK相当品)
- 変換速度 : $18 \mu sec$ /チャンネル
- 変換精度 : $\pm 2LSB$ ($\pm 1\%$)
 $\pm 5LSB$ ($\pm 10\%$)
 $\pm 15LSB$ ($\pm 100\%$)
- 内部タイマ : $2 \mu sec \sim 7 \times 10^{13} \mu sec$ (1 μsec 単位)
- 入力インピーダンス : $1M\Omega$ 以上
- 外部トリガ : TTLレベル1点
- 入力ゲイン : $\times 1$ 、 $\times 10$ 、 $\times 100$
- 割込み : A/D変換終了割込み、外部トリガ、プログラマブルタイマによる割込み
INT0~6のいずれか
- I/Oアドレス : 8ビット $\times$ 16ポート占有
- 消費電流 : DC5V、720mA
- 使用条件 : $0 \sim 50^\circ C$ 、20~90%RH、結露なし

機能

AD12-32F(98)HおよびAD12-16F(98)Hは、本ボードを装着したコンピュータから変換スタート指令とチャンネルデータを受信すると、指定されたチャンネルのアナログ入力信号を、あらかじめ設定したスタートモード（ソフトウェアスタート、またはトリガスタート）でサンプリングしA/D変換します。A/D変換の終了は、変換終了フラグによってコンピュータに通知され、コンピュータは変換データをI/Oポートから読込むことができます。また、外部トリガ信号入力またはプログラマブルタイマのタイムアップを、フラグまたは指定レベルの割込みで通知することができ、コンピュータのソフトウェアでこれを受けて、A/D変換のタイミングをとることもできます。コンピュータからの本ボードに対するアクセスは、任意に設定できる16のI/Oポートを介して行います。コンピュータからこれらの出力ポートにコマンドを書込むことによって、チャンネル選択、変換開始、割込みレベル選択、トリガ選択、プログラマブルタイマによるサンプリングタイム設定等を行うことができます。また、これらの入力ポートを読出すことによって、変換状態、トリガ入力（割込み入力）状態、変換データ等を得ることができます。

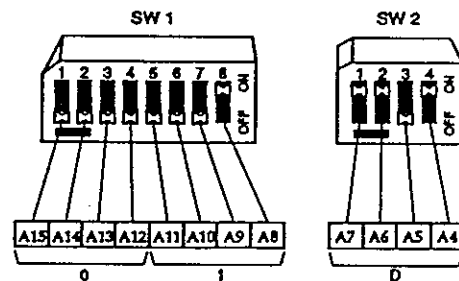
回路ブロック図



I/Oアドレスの設定

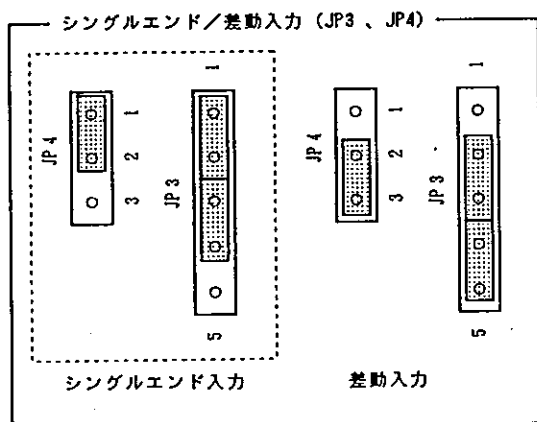
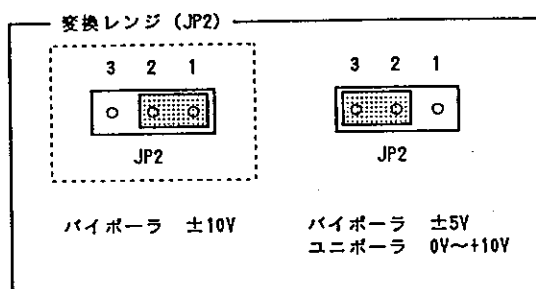
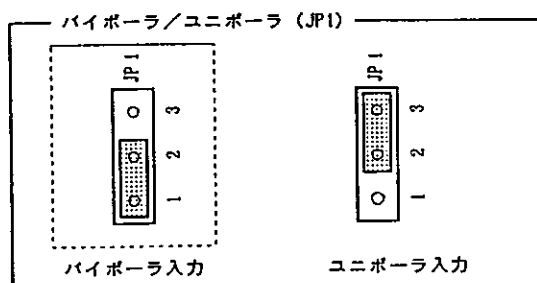
AD12-32F(98)HおよびAD12-16F(98)HのI/Oアドレスは、コンピュータ側未使用I/Oアドレスに合わせて、ディップスイッチ

(SW1とSW2)によって任意に設定することができます。本ボードで使用されるI/Oポートは16あり、それぞれのアドレスは連続しています。したがって、ディップスイッチでI/Oポート群の先頭アドレスを設定することにより、それ以降の連続した15のアドレスが決定されます。先頭アドレスは、0をベースに占有ポート数"16"の倍数を設定してください。下の図は、先頭アドレスを01D0Hに設定した例で、この先頭アドレスに続く01DFHまでのポートが占有されます。



入力方式と変換レンジの選択

AD12-32F(98)HおよびAD12-16F(98)Hには、ボード上に入力方式と変換レンジの選択ジャンパが用意されています。



は出荷時設定を示します。

I/Oポートのビットアサイン

コンピュータからのAD12-32F(98)HおよびAD12-16F(98)Hに対するアクセスは、I/Oポートを介して行います。本ボードで使用されるI/Oポートのビット定義は以下の通りです。

・出力ポート

先頭 7ビット	D7	D6	D5	D4	D3	D2	D1	D0
+0	変換 スタート	ゲイン設定	チャンネルデータ					
			C4	C3	C2	C1	C0	
+1	オーバー リセット	未使用						トリガ入力 ステータス リセット
+2	コンパ ラトル モード 設定	スタート モード 設定	到達 モード 設定	タイマ モード 設定	トリガ モード 設定	到達 レベル		
						D2	D1	D0
+3	(使用不可)							
+4	(使用不可)							
+5	(使用不可)							
+6	(使用不可)							
+7	(使用不可)							
+8	カウンタ 0 データ							
+9	(使用不可)							
+A	カウンタ 1 データ							
+B	(使用不可)							
+C	カウンタ 2 データ							
+D	(使用不可)							
+E	コントロールワードレジスタ							
+F	(使用不可)							

チャンネルデータ(C4~C0) : チャンネル選択ビット。
 AD12-32F(98)H : 0 ~ 31
 AD12-16F(98)H : 0 ~ 15
 (C4は未使用)

ゲイン設定 : ゲインアンプのゲイン設定
 ビット。ゲインと設定デー
 タとの関係は次の通りです。

ゲ イ ン	D6	D5
1倍	0	0
10倍	0	1
100倍	1	0
設定禁止	1	1

変換スタート : A/D変換スタートビット。
 (1: 変換スタート)
 注) “出力ポート+2” のD7
 ビットに“0”を設定し
 た場合は、変換スター
 トビットはD4ビットに
 なります。

トリガ入力ステータスリセット : トリガ入力ステータスおよ
 びトリガ入力オーバーラン
 ステータスリセットビット。
 (1: リセット)

オールリセット : 本ボードの設定を初期状態
 にする。初期状態は次の通
 りです。

項 目	状 態
モード	AD12-16T(98)コンパチブル
チャンネル	0チャンネル
ゲイン	×1
割込みレベル	未使用
割込みモード	トリガ
トリガモード	内部タイマ
タイマゲート	OFF
スタートモード	ソフトウェアスタート
8254設定値	不定

割込みレベル設定(D2~D0) : “割込みレベルの設定” 参
 照。

トリガモード設定 : “割込みレベルの設定” 参
 照。

タイマゲート設定 : タイマゲートON/OFFビット。
 (1: タイマ動作中)

割込みモード設定 : “割込みレベルの設定” 参
 照。

スタートモード設定 : 変換スタートを、ソフトウ
 ェアで行うかトリガ入力力
 で行うかを設定。
 (1: トリガスタート、
 0: ソフトウェアスタート)

コンパチブルモード設定 : AD12-32F, -16F(98)Hオリジ
 ナルモードまたはAD12-16T
 (98)Hコンパチブルモード
 に設定可能です。
 (1: AD12-32F, -16F(98)H
 オリジナル, 0: AD12-16T(9
 8)Hコンパチブル)

カウンタ0、1、2 データ : プログラマブルタイマカウ
 ンタへのプリセットデータ。

コントロールワードレジスタ : プログラマブルタイマ制御
 用ポート。

・入力ポート

先頭 7bit	07	06	05	04	03	02	01	00
+0	データ入力チャネル/A/D 変換データ							
	07	06	05	04	03	02	01	00
+1	変換中	変換終了	オーバーラン	トリガ入力	A/D変換データ			
					D11	D10	D9	D8
+2	コンパリアモード	スタートモード	割込みモード	トリガモード	割込みレベル			
					D2	D1	D0	
+3	(使用不可)							
+4	(使用不可)							
+5	(使用不可)							
+6	(使用不可)							
+7	(使用不可)							
+8	カウンタ0データ							
+9	(使用不可)							
+A	カウンタ1データ							
+B	(使用不可)							
+C	カウンタ2データ							
+D	(使用不可)							
+E	(使用不可)							
+F	(使用不可)							

A/D変換データ(D11~D0) : 2¹¹~2⁰の重みを持つ変換データ。この変換された入力データと電圧の関係は次の通りです。なお、計算時には、式中のデジタル値を10進数に直してから結果を求めてください。

・バイポーラ設定時

$$VOLT = \frac{\frac{\text{デジタル値}}{4096} \times \text{フルスケールレンジ} - \frac{\text{フルスケールレンジ}}{2}}{\text{ゲイン}}$$

$\left\{ \begin{array}{ll} \text{MAX} & \text{FFFFH} \\ \text{OV} & \text{800H} \\ \text{MIN} & \text{000H} \end{array} \right\}$

・ユニポーラ設定時

$$VOLT = \frac{\frac{\text{デジタル値}}{4096} \times \text{フルスケールレンジ}}{\text{ゲイン}}$$

$\left\{ \begin{array}{ll} \text{MAX} & \text{FFFFH} \\ \text{OV} & \text{000H} \end{array} \right\}$

計算例：設定がバイポーラ、±10ボルトレンジ、ゲイン×1で、読込んだデジタル値が2355(933H)の時には、次式より電圧値が約1.5Vになります。

$$VOLT = \frac{\frac{2355}{4096} \times 20 - \frac{20}{2}}{1} = 1.5 \text{ [Volt]}$$

トリガ入力

：外部トリガ入力またはプログラマブルタイムカウンタアップ確認入力。

(1：入力)

トリガ入力ステータスリセットまたはオールリセット出力にてリセット。

オーバーラン

：トリガ入力ステータスがすでに1になっているときに次のトリガ入力を検出すると1になります。
トリガ入力ステータスリセットまたはオールリセット出力にてリセット。

変換終了

：A/D変換後、まだ読込まれていないA/D変換データがある場合、1に設定されます。

読込み命令実行時、またはオールリセット出力にてリセット。

変換中

：A/D変換中表示ビット。

(1：変換中)

割込みレベル

：設定されている割込みレベルのモニタ用ビット。

“割込みレベルの設定”参照。

トリガモード	: トリガ入力がプログラマブルタイマか外部トリガかの確認ビット。 (1: 外部トリガ 0: プログラマブルタイマ)
タイマゲート	: プログラマブルタイマの動作確認ビット。 (1: 動作中 0: 停止)
割込みモード	: 割込みの起こる要因が、トリガ入力か変換終了かをモニタするビット。 (1: 変換終了 0: トリガ入力)
スタートモード	: 変換スタートが、ソフトウェアスタートかトリガスタートかをモニタするビット。 (1: トリガスタート 0: ソフトウェアスタート)
コンパチブルモード	: 本ボードがAD12-32F, 16F(98)HオリジナルモードかAD12-16T(98)Hコンパチブルモードかをモニタするビット。 (1: AD12-32F, -16F(98)Hオリジナル) (0: AD12-16T(98)Hコンパチブル)
カウンタ0、1、2 データ	: プログラマブルタイマのカウント内容。

割込み信号の設定

“出力ポート+2”のD5およびD3～D0ビットの設定により、割込み内容を選択します。

・割込みモード設定(D5)

割込みを使用する際、割込みの起こる原因が、トリガ入力かA/D変換終了時に発生する信号かを設定します。

D3	割込みモード
0	トリガ入力
1	変換終了

・トリガモード設定(D3)

内部プログラマブルタイマのタイムアップによる割込みか、または外部トリガ入力信号の“Low”から“High”への立上がりによる割込みかの選択を行います。

D3	割込み要因選択
0	プログラマブルタイマのタイムアップ
1	外部トリガ入力信号の立上り

・割込みレベル(D2～D0)

D2～D0の組合せにより以下のように割込みレベルを選択することができます。

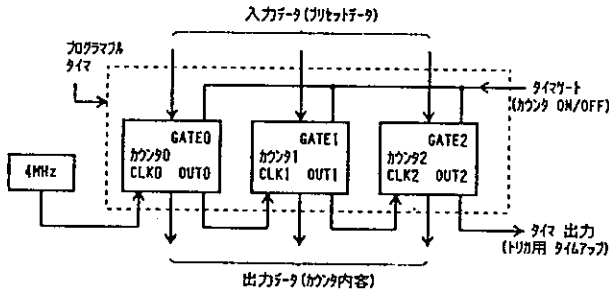
割込みレベル	D2	D1	D0
禁止	0	0	0
INT 0	0	0	1
INT 1	0	1	0
INT 2	0	1	1
INT 3	1	0	0
INT 4	1	0	1
INT 5	1	1	0
INT 6	1	1	1

“入力ポート+1”のD4ビット（トリガ入力）が0から1に変化したとき、すなわちプログラマブルタイマがタイムアップするか、または外部トリガ入力を受付けられたときに、設定した割込みレベルに割込み信号が出力されます。

プログラマブルタイマコントロール

プログラマブルタイマを使って周期信号を発生させ、A/D変換を周期的に実行させることができます。

プログラマブルタイマはカウンタ0、1、2の3つのカウンタから構成され、下図に示すように各カウンタはカスケード接続されています。



出力ポートIE (コントロールワードレジスタ) により、各カウンタは次のように制御されます。

コントロールワードレジスタ内容	機能
34H 74H B4H	カウンタ0 選択 (データ書き込み) カウンタ1 選択 (データ書き込み) カウンタ2 選択 (データ書き込み)
04H 44H 84H	カウンタ0 選択 (データ読み取り) カウンタ1 選択 (データ読み取り) カウンタ2 選択 (データ読み取り)

カウンタに書き込むデータと、カウンタがオーバーフローし、割込みを発生する周期との関係は次式から求められます。

$$0.25 \times C0 \times C1 \times C2 \quad (\mu\text{sec})$$

$C0 \sim C2$: カウンタ0~2に書き込んだデータ

$$2 \leq \text{カウンタ書き込みデータ} \leq \text{FFFFH}$$

計算例 1msec 周期でプログラマブルタイマを動作させる場合。

$$0.25 \times 4\text{H} \times \text{AH} \times 64\text{H}$$

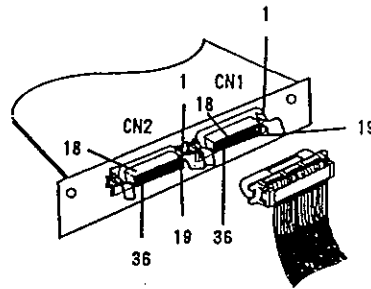
$$= 0.25 \times 4 \times 10 \times 100$$

$$= 1000 \mu\text{sec} = 1\text{msec}$$

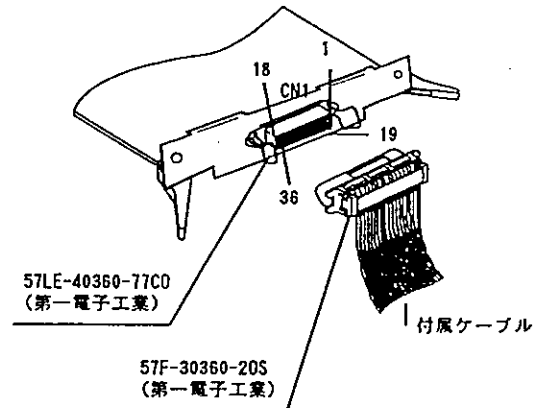
外部インターフェイス

AD12-32F(98)HおよびAD12-16F(98)Hの外部インターフェイスコネクタには、アナログ入力用ピンのほかに外部トリガ信号入力用ピンが用意されています。接続できるアナログ入力点数はシングルエンド入力で32点(16Fの場合16点)です。また、AD12-32F(98)Hは外部インターフェイスコネクタを2つ装備しています。

AD12-32F(98)H



AD12-16F(98)H



外部接続コネクタ信号配置

外部トリガ	外部トリガ	1	19	デジタルグランド
IN7A	IN7	2	20	アナロググランド
IN7B	IN15	3	21	"
IN6A	IN6	4	22	"
IN6B	IN14	5	23	"
IN5A	IN5	6	24	"
IN5B	IN13	7	25	"
IN4A	IN4	8	26	"
IN4B	IN12	9	27	"
アナロググランド	アナロググランド	10	28	"
IN3A	IN3	11	29	"
IN3B	IN11	12	30	"
IN2A	IN2	13	31	"
IN2B	IN10	14	32	"
IN1A	IN1	15	33	"
IN1B	IN9	16	34	"
IN0A	IN0	17	35	"
IN0B	IN8	18	36	アナロググランド

差動
入力の場合

シングルエンド
入力の場合

CN1

N C	N C	1	19	デジタルグランド
IN15A	IN23	2	20	アナロググランド
IN15B	IN31	3	21	"
IN14A	IN22	4	22	"
IN14B	IN30	5	23	"
IN13A	IN21	6	24	"
IN13B	IN29	7	25	"
IN12A	IN20	8	26	"
IN12B	IN28	9	27	"
アナロググランド	アナロググランド	10	28	"
IN11A	IN19	11	29	"
IN11B	IN27	12	30	"
IN10A	IN18	13	31	"
IN10B	IN26	14	32	"
IN9A	IN17	15	33	"
IN9B	IN25	16	34	"
IN8A	IN16	17	35	"
IN8B	IN24	18	36	アナロググランド

差動
入力の場合

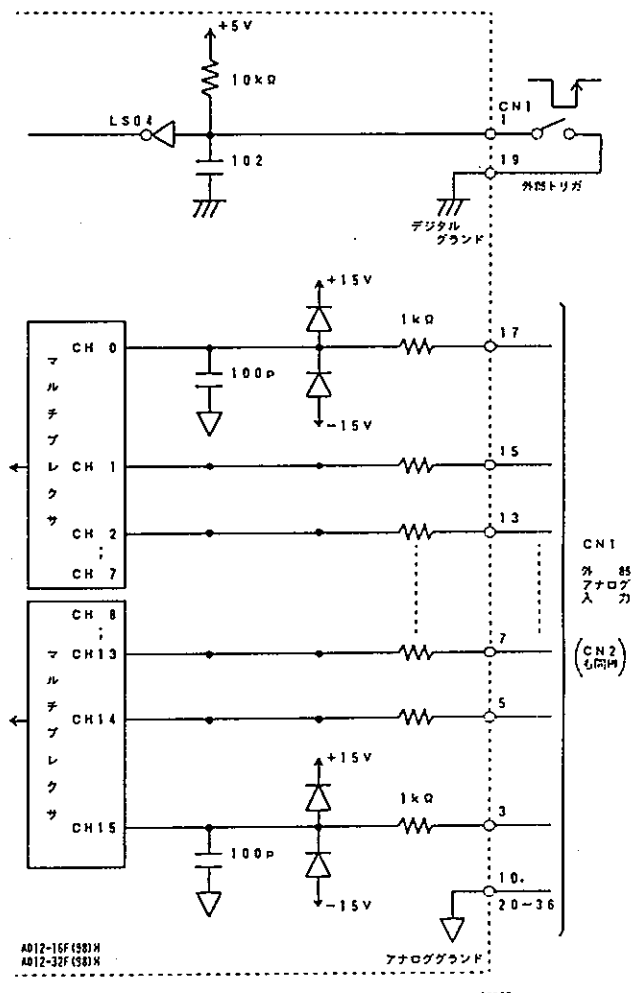
シングルエンド
入力の場合

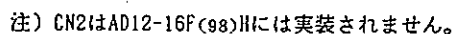
CN2

注) CN2はAD12-16F(98)Hには実装されません。

外部入力回路

AD12-32F(98)HおよびAD12-16F(98)Hにおける外部インターフェイス部の入力回路は下図の通りです。アナログ入力部には保護回路を設けてありますが、アナロググランドを基準にして±15Vを越えない範囲で使用してください。また、外部トリガ入力部は内部でプルアップされていますので、外部トリガラインではプルアップの必要はありません。このトリガ入力は、TTLレベルで"Low"から"High"への立上がりエッジによりトリガ入力ステータスがセットされ、割込み入力が設定されているときは、指定されたレベルに割込みが発生します。トリガパルス最小幅は、500nsecです。



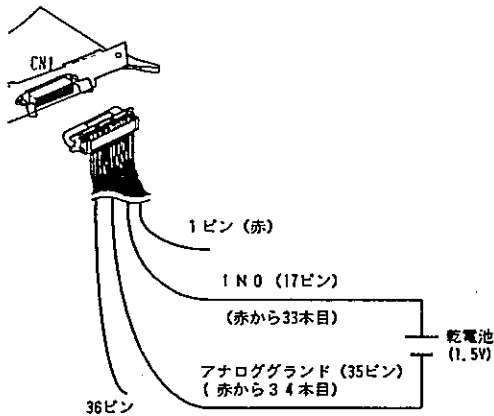


本ボードとアナログ信号源が近い場合には、付属ケーブルで直接接続できます。また、ノイズの多い環境や信号源との距離が長い場合などには、シールド線を用いるようにしてください。接続方法を以下に示します。

2-34

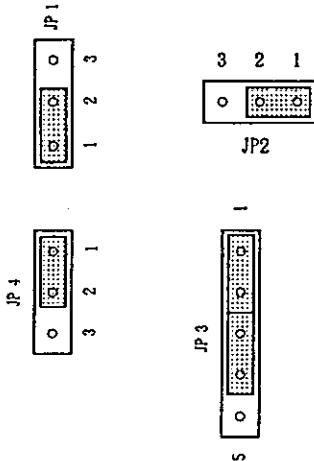
使用例

AD12-32F(98)HおよびAD12-16F(98)Hの使用例として、チャンネル0に与えられた入力信号をA/D変換するBASICプログラムを以下に示します。この例では、チャンネル0を設定した後、A/D変換を実行します。そして、得られた変換データをコンピュータの画面にスクロールしながら表示します。なお、この例では入力信号源として乾電池を使用します。このプログラムを実行させるための入力ラインへの信号源接続例と、本ボード上のジャンパおよびディップスイッチの設定条件は次の通りです。

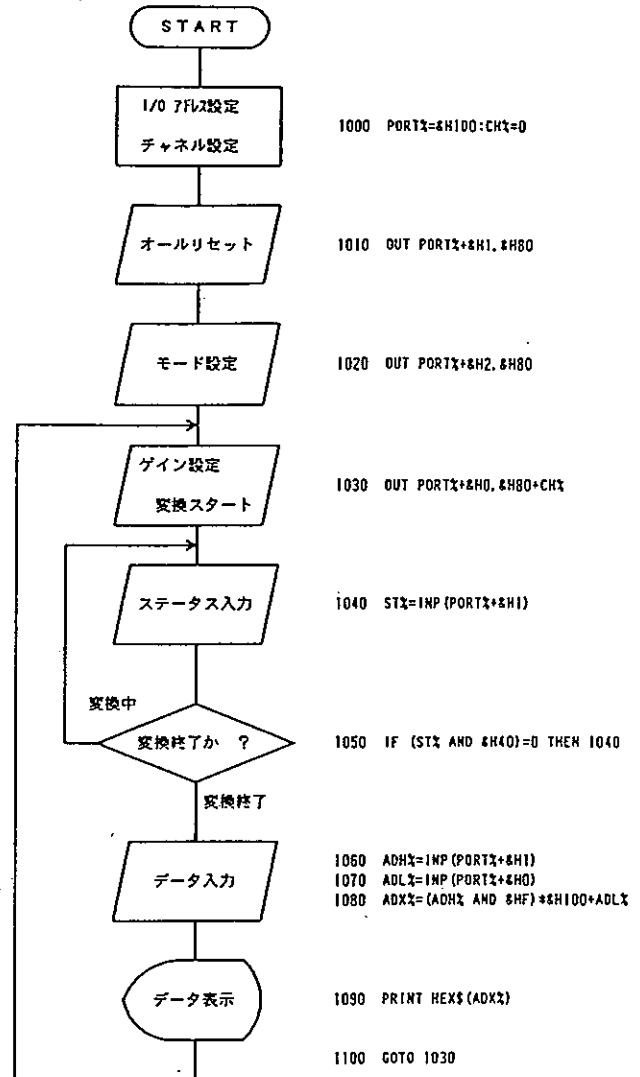


使用例の設定条件

- I/O アドレスの設定: 01D0H (SW1, SW2)
- 信号入力方式: シングルエンド入力 (JP3, JP4)
- 変換レンジ: バイポーラ $\pm 10V$ (JP1, JP2)



フローチャート サンプルプログラム



商品構成

AD12-32F(98)HおよびAD12-16F(98)Hご購入時には、次のもので構成されています。

- AD12-32F(98)HまたはAD12-16F(98)H:ボード 1
- 36芯ツイストペアケーブル 2
(1.5m、片端コネクタ付き) (AD12-16F(98)Hでは1)
- 解説書 1
- サンプルソフト 1
(3.5インチ2HD)
- 登録カード 1
- Question用紙 1
- 保証書 1

サポートソフトウェア

AD12-32F(98)HおよびAD12-16F(98)Hをサポートするソフトウェアには、次のものがあります。

● サンプルソフトウェア (標準添付)

3.5インチ2HD, OS:MS-DOS

・ BASICによる使用方法サンプル

(1)ソフトウェアにてA/D変換チャンネルを指定し、0~7チャンネルのデータを順次取り込みます。CRT上には16進数データと電圧データが表示されます。

(2)プログラマブルタイマを使用して、周期的なA/D変換を行います。

0~7チャンネルのデータを500msec毎に10回取り込み、CRT上に表示します。

・ BASICによる割込み使用方法サンプル

(1)プログラマブルタイマを使用して、割込みを利用した周期的なA/D変換を行います。

0チャンネルのデータを500msec毎に10回取り込み、CRT上に表示します。

・ BASICと機械語のリンクしたサンプル

(1)プログラマブルタイマを使用して、周期的なA/D変換を行います。

0~7チャンネルのデータを500μsec毎に500回取り込み、CRT上にグラフ表示します。

・ C言語(MS-C)による使用方法サンプル

(1)ソフトウェアにてA/D変換チャンネルを指定し、0~7チャンネルのデータを順次取り込みます。CRT上には16進数データと電圧データが表示されます。

(2)プログラマブルタイマを使用して、周期的なA/D変換を行います。

0~7チャンネルのデータを500msec毎に10回取り込み、CRT上に表示します。

・ C言語(MS-C)による割込み使用方法サンプル

(1)プログラマブルタイマを使用して、割込みを利用した周期的なA/D変換を行います。

0チャンネルのデータを500msec毎に10回取り込み、CRT上に表示します。

● オプションソフトウェア

・ ハンドラソフトウェア

SUPPORT-PAC(98)302 ¥36,000

AD12-32F(98)Hシリーズを、各種高級言語で有効に使用していただくためのソフトウェアです。このボードをコマンド(関数)でコントロールします。

サポート言語は、MS-C、Lattice C、Turbo C、QuickBASIC、Naa-日本語BASIC(86)(MS-DOS版)です。

● アプリケーションソフトウェア

・ 計測/制御、解析用ソフトウェアパッケージ

LABTECH CONTROL(98) ¥598,000

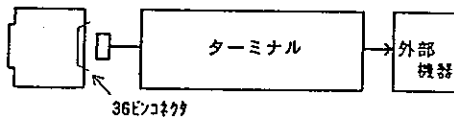
LABTECH NOTEBOOK(98) ¥198,000

汎用の計測/制御、解析用ソフトウェア。リアルタイム演算、多彩なリアルタイム波形表示、ファイリング、トリガ、ステージ、繰返し等の機能を持ちます。データは、RS-232C、GP-IBを含む最大16のインターフェイスボードから同時に収集可能。

アクセサリ

AD12-32F(98)HおよびAD12-16F(98)H用アクセサリとして、次のものが用意されています。アクセサリを使用することにより、本ボードのアナログ入力、外部トリガおよびグランド線を、端子台を介して容易に外部機器に接続することができます。

AD12-32F(98)H
AD12-16F(98)H



● ターミナルシリーズ

・ BNCコネクタ式 (クリップ付きプローブ別売)

ATP-8H(98) ¥21,000 -

ATP-16H(98) ¥36,000 -

プローブ LRFW321 ¥1,300 - /本

・ パソコン背面、ネジ止め式 (圧着端子不要)

DTP-36D(98) ¥17,000 -

・ ボードタイプ、ネジ止め式 (圧着端子台型)

FTP-36H(98) ¥11,000 -

・ 盤内端子台、ネジ止め式 (圧着端子台型)

PSD-40(98)D ¥12,000 -

● オプションケーブル

・ 36芯片側コネクタ付ツイストペアフラットケーブル

PCA36DT-1.5(1.5m) ¥5,000.-

PCA36DT-3(3m) ¥7,000.-

・ 36芯片側コネクタ付フラットケーブル

PCA36D-3(3m) ¥7,000.-

PCA36D-5(5m) ¥10,000.-

PCA36D-10(10m) ¥19,000.-