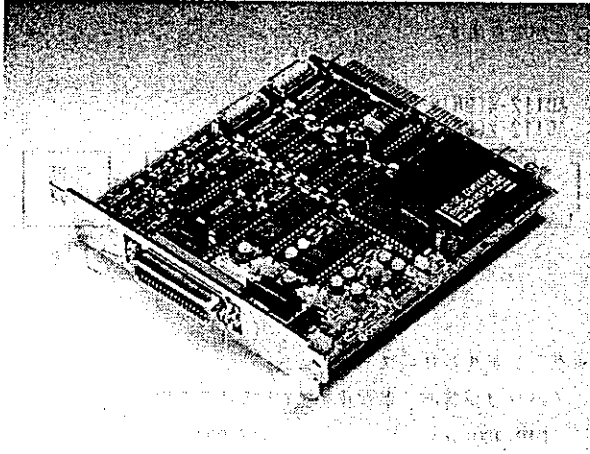


AD/D/A混載型モジュール ADA12-8/2(98)H



ADA12-8/2(98)Hは、12ビット精度のA/D変換およびD/A変換機能の両方を持ちます。A/D変換では本ボードに入力できるアナログ信号は、シングルエンド入力で8チャンネル、差動入力で4チャンネルです。また、本ボードは2チャンネルの独立したD/Aコンバータも搭載しています。さらに、TTLレベルデジタル入出力各4点も搭載されています。A/D変換は、ソフトウェアおよび内蔵プログラマブルタイマによるトリガのほか、外部トリガ入力信号を利用して行うこともできます。

※ADA12-8/2(98)Hは弊社従来品ADA12-8/2(98)の改良品であり、下記の点が改善されております。

- ・変換速度のアップ
- ・サンプリングタイマの設定データの追加

これら以外については、ADA12-8/2(98)と同等に扱うことができます。

特 長

- A/D変換はシングルエンド入力と差動入力の両入力方式に対応。
- A/D変換のトリガタイミングは、ソフトウェア、内蔵プログラマブルタイマおよび外部トリガ信号の3つから選択可能。
- A/D変換完了割込み信号を出力。
- A/D変換の入力チャンネルモニタ用LEDを搭載。
- D/Aコンバータを2チャンネル搭載。
- D/Aコンバータ出力は、ソフトウェアによるリレー制御でON/OFF可能。
- ジャンパ選択による折返し自己診断可能（D/Aコンバータ出力をA/Dコンバータにループバック）。
- TTLレベルデジタル入出力各4点装備。

- I/Oアドレスは、16ビットフルデコード。

仕 様

● アナログ入力部 (A/D)

- ・入力仕様 : 非絶縁入力
バイポーラ… $\pm 10V$ 、 $\pm 5V$
ユニポーラ… $0 \sim +10V$
- ・入力信号の点数 : 8 (シングルエンド入力) または 4 (差動入力)
- ・分解能 : 12ビット
- ・変換方式 : 逐次比較型 (AD774BK相当品)
- ・変換速度 : <ソフトウェア変換時>
 $23 \mu\text{sec}/\text{チャンネル (MAX)}$
<タイマによる変換時>
 $16.6 \mu\text{sec}/\text{チャンネル (MAX)}$
<外部トリガによる変換時>
 $15 \mu\text{sec}/\text{チャンネル (MAX)}$
- ・変換精度 : リニアリティエラー $\pm 1\text{LSB}$ 以内
- ・サンプリングタイマ : $16.6 \mu\text{sec} \sim 200\text{sec}$ (51段階)
- ・入力インピーダンス : $1M\Omega$ 以上
- ・外部トリガ : TTLレベル1点
- ・割込み : A/D変換終了割込み
INT0~6のいずれか

● アナログ出力部 (D/A)

- ・出力仕様 : 非絶縁出力
バイポーラ… $\pm 10V$ 、 $\pm 5V$
ユニポーラ… $0 \sim +10V$
出力電流 MAX 5mA
- ・出力信号の点数 : 2点
- ・分解能 : 12ビット
- ・変換速度 : セットリングタイム $3 \mu\text{sec (Typ)}$
- ・変換精度 : リニアリティエラー $\pm 1/2\text{LSB}$ 以内
- ・使用素子 : AD667相当品 2個
- ・出力インピーダンス : 1Ω 以下

● 共通部

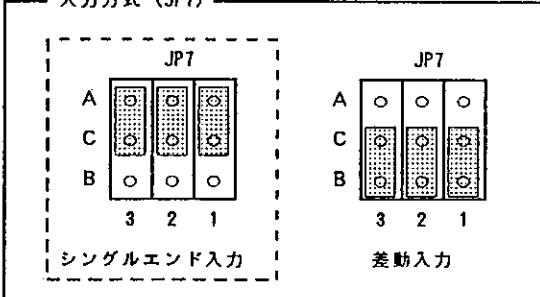
- ・デジタル入力 : TTLレベル4点 (正論理)
- ・デジタル出力 : TTLレベル4点 (正論理)
- ・I/Oアドレス : 8ビット×8ポート占有
- ・消費電流 : $DC 5V$ 、 1200mA (アナログ電源内蔵)
- ・使用条件 : $0 \sim 50^\circ\text{C}$ 、 $20 \sim 90\% \text{RH}$ 、結露なし

入出力方式と変換レンジの選択

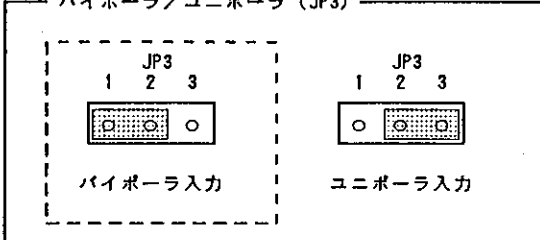
ADA12-8/2(88)Hには、ボード上に入出力方式、変換レンジ等の選択ジャンパが用意されています。

●A/D変換部

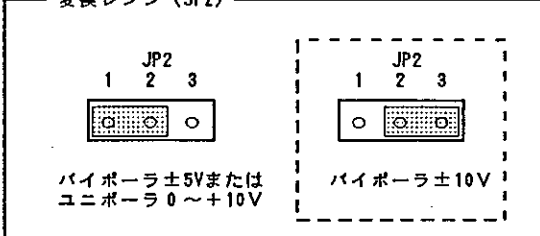
入力方式 (JP7)



バイポーラ/ユニポーラ (JP3)

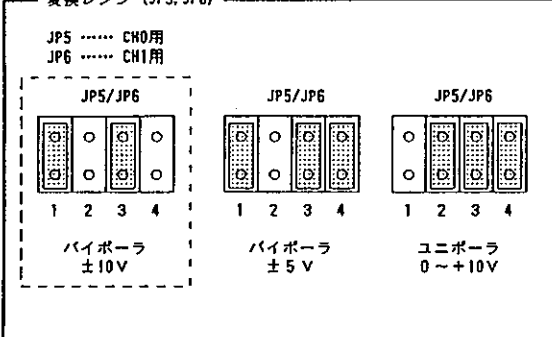


変換レンジ (JP2)



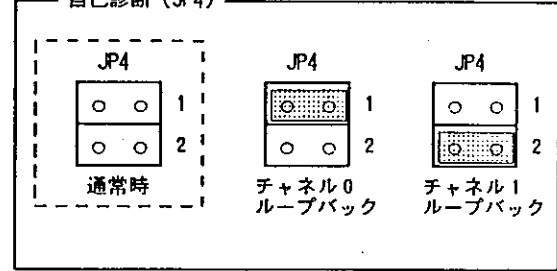
●D/A変換部

変換レンジ (JP5, JP6)



●自己診断用

自己診断 (JP4)

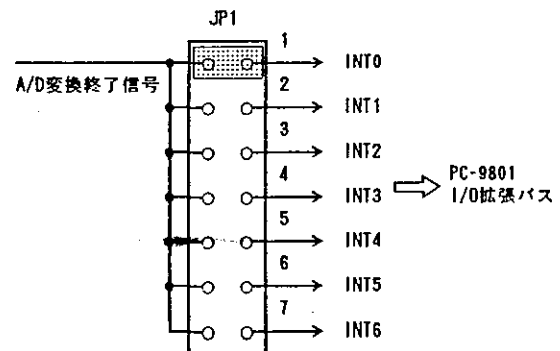


は、出荷時設定を示します。

JP4により、チャンネル0と1のD/A変換アナログ出力を、それぞれチャンネル0と1のA/D変換アナログ入力に接続（ループバック）することができます。

割込み信号の設定

ADA12-8/2(88)Hでは、A/D変換終了時に出力されるA/D変換終了信号を割込み要求信号として使用することができます。この信号により割込み要求が出されますのでコンピュータの割込み機能を利用することができます。割込みを使用する時は、以下に示すジャンパ(JP1)でコンピュータ本体および他のインターフェイスで使用していないレベルに設定してください。



上の図は、割込みレベルINT0に接続する場合のジャンパ状態を示します。出荷時は「1」に設定してあります。割込み未使用時は、ショートピンを抜いて保管してください。

I/Oポートのビットアサイン

コンピュータからのADA12-8/2(98)Hに対するアクセスは、I/Oポートを介して行います。本ボードで使用されるI/Oポートのビット定義は以下の通りです。

●出力ポート

	D7	D6	D5	D4	D3	D2	D1	D0
先頭アドレス + 0	タイマゲート	外部トリガ	A/D変換スタート	A/D入力チャネルデータC2	A/D入力チャネルデータC1	A/D入力チャネルデータC0		
+ 1	タイマ設定							
			CL6	CL5	CL4	CL3	CL2	CL1
+ 2	D/A変換データチャンネル0							
	D7	D6	D5	D4	D3	D2	D1	D0
+ 3	D/A変換データチャンネル0							
					D11	D10	D9	D8
+ 4	D/A変換データチャンネル1							
	D7	D6	D5	D4	D3	D2	D1	D0
+ 5	D/A変換データチャンネル1							
					D11	D10	D9	D8
+ 6	割込みリセット		D/A出力ENB	デジタル出力				
				D03	D02	D01	D00	
+ 7	(使用不可)							

A/D入力チャネルデータ(C2~C0) : A/D入力チャネル選択ビット。

A/D変換スタート : ソフトウェアによるA/D変換スタートビット

(1 : 変換スタート)。

外部トリガ : 外部トリガ選択ビット (1 : 外部トリガ入力信号立下りで変換スタート)。

タイマゲート : ソフトウェアによるプログラマブルタイマ起動/停止

(1 : 起動)。

タイマ設定(CL6~CL1) : プログラマブルタイマ周期の設定データ。タイマの設定値は次の表に示すようにCL6~CL1ビットの組合せで決まります。

単位 : Hz

設定ビット		CL4	0	0	0	0	1	1	1	1
		CL5	0	0	1	1	0	0	1	1
CL1	CL2	CL6	0	1	0	1	0	1	0	1
	CL3									
0	0	0	—	60K	6 K	600	60	6	0.6	0.06
0	0	1	60K	6K	600	60	6	0.6	0.06	0.006
0	1	0	—	30K	3 K	300	30	3	0.3	0.03
0	1	1	—	20K	2 K	200	20	2	0.2	0.02
1	0	0	—	15K	1.5K	150	15	1.5	0.15	0.015
1	0	1	—	12K	1.2K	120	12	1.2	0.12	0.012
1	1	0	—	10K	1 K	100	10	1	0.1	0.01
1	1	1	50K	5K	500	50	5	0.5	0.05	0.005

注) A/D変換に使用するセリング時間が最大15μsec要しますので、タイマ値として設定できるのは16.6μsec~200sec(60KHz~0.005Hz)の範囲内です。

D/A変換データ(D11~D0) : 2¹¹~2⁰の重みを持つD/A変換用データ。変換データ(デジタル値)とD/A変換するアナログ電圧出力の関係は次の通りです。

●バイポーラ設定時

$$\text{デジタル値} = \frac{4096}{\text{フルスケールレンジ}} \times \left(\text{Voll} + \frac{\text{フルスケールレンジ}}{2} \right)$$

●ユニポーラ設定時

$$\text{デジタル値} = \frac{4096}{\text{フルスケールレンジ}} \times \text{Voll}$$

計算例 設定がバイポーラ±10Vレンジで、1.5Vを出力するには、次式からDA変換データは2355(933H)となります。

$$\text{デジタル値} = \frac{4096}{20} \times \left(1.5 + \frac{20}{2} \right) \approx 2355$$

アナログ入出力

デジタル出力(D03～D00) : 正論理TTLレベル出力
(1: "High")。

D/A出力ENB : D/A出力イネーブルビット
(1: リレーONし出力可能、電源投入時は0 (リレーOFF))。

割込みリセット : A/D変換終了割込み信号出力をリセット (1: リセット)。

●入力ポート

	D7	D6	D5	D4	D3	D2	D1	D0
先頭アドレス + 0	A/D変換データ							
	D7	D6	D5	D4	D3	D2	D1	D0
+ 1	A/D変換中	A/D変換終了	タイマゲート	デジタル入力D10	A/D変換データ			
					D11	D10	D9	D8
+ 2					デジタル入力			
					D13	D12	D11	D10
+ 3	(使用不可)							
+ 4								
+ 5								
+ 6								
+ 7								

A/D変換データ(D11～D0) : $2^{11} \sim 2^0$ の重みを持つ変換データ。
この変換された入力データと電圧の関係は次の通りです。なお、計算時には式中のデジタル値を10進数に直してから結果を求めてください。

●バイポーラ設定時

$$VOLT = \frac{\text{デジタル値}}{4096} \times \text{フルスケールレンジ} - \frac{\text{フルスケールレンジ}}{2} \quad \left(\begin{array}{l} \text{Max FFFH} \\ \text{0V 800H} \\ \text{Min 000H} \end{array} \right)$$

●ユニポーラ設定時

$$VOLT = \frac{\text{デジタル値}}{4096} \times \text{フルスケールレンジ} \quad \left(\begin{array}{l} \text{Max FFFH} \\ \text{0V 000H} \end{array} \right)$$

計算例 設定がバイポーラ±10Vレンジで、読込んだデジタル値が2355(933H)の時には、次式より電圧値が約1.5Vになります。

$$VOLT = \frac{2355}{4096} \times 20 - \frac{20}{2} \approx 1.5 \text{ [VOLT]}$$

デジタル入力D10 : D10ビットTTL入力 (入力ポート + 2のD0ビットと同じ)。

タイマゲート : タイマ動作ステータスビット
(1: 動作中)。

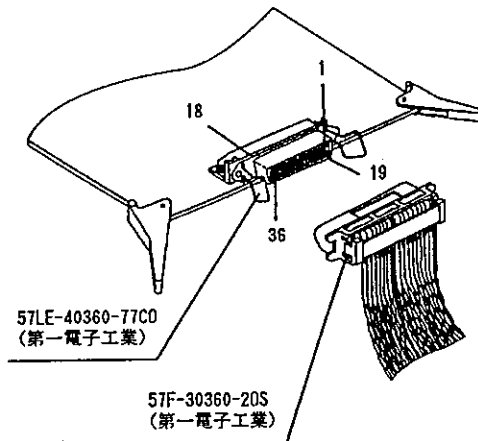
A/D変換終了 : A/D変換終了ビット
(1: 変換終了)。

A/D変換中 : A/D変換中表示ビット
(1: 変換中)。

デジタル入力(D13～D10) : 正論理TTLレベル入力
(1: "High")。

外部インターフェイス

ADA12-8/2(98)Hの外部インターフェイスコネクタには、アナログ入出力用ピンおよび外部トリガ信号入力用ピンのほかに、デジタル入出力用ピンが用意されています。接続できるアナログ入力点数はシングルエンド入力で8点、差動入力で4点、アナログ出力点数は2点、またデジタル入出力点数は各4点です。

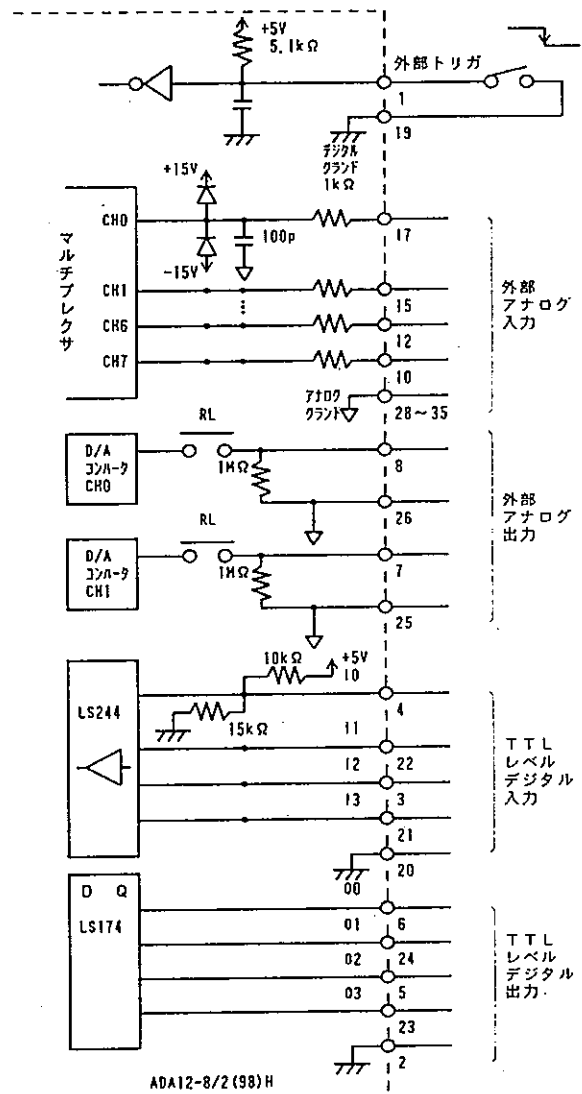


外部接続コネクタ信号配置

外部トリガ	1	19	デジタルグランド
デジタルグランド	2	20	デジタルグランド
デジタル入力 (D12)	3	21	D13
D10	4	22	D11
デジタル出力 (D02)	5	23	D03
D00	6	24	D01
アナログ出力 (OUT1)	7	25	アナロググランド
OUT0	8	26	アナロググランド
未接続	9	27	未接続
IN3B	10	28	アナロググランド
IN3A	11	29	"
IN2B	12	30	"
IN2A	13	31	"
IN1B	14	32	"
IN1A	15	33	"
IN0B	16	34	"
IN0A	17	35	アナロググランド
未接続	18	36	未接続
差動入力の場合	シングルエンド入力の場合		

外部入出力回路

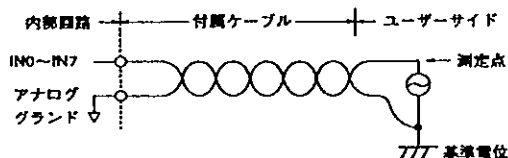
ADA12-8/2(98)Hにおける外部インターフェイス部の入出力回路は下図の通りです。アナログ入力部には保護回路が設けてありますが、アナロググランドを基準にして±15Vを超えない範囲で使用してください。また、外部トリガ入力部は内部でプルアップされていますので、外部トリガラインではプルアップの必要はありません。このトリガ入力は、TTLレベルで"High"から"Low"への立下りエッジによりトリガがかかり、A/D変換が一回行われます。



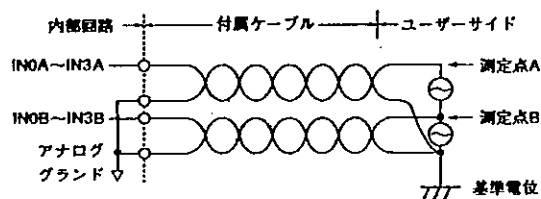
アナログ入力の接続方法

本ボードとアナログ信号源が近い場合には、付属ケーブルで直接接続できます。また、ノイズの多い環境や信号源との距離が長い場合などには、シールド線を用いるようにしてください。接続方法を以下に示します。

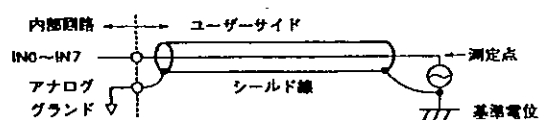
- 付属ケーブルを使用した接続
シングルエンド入力



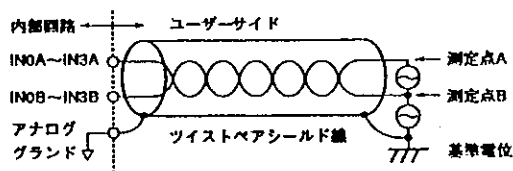
- 差動入力



- シールド線を使用した接続
シングルエンド入力



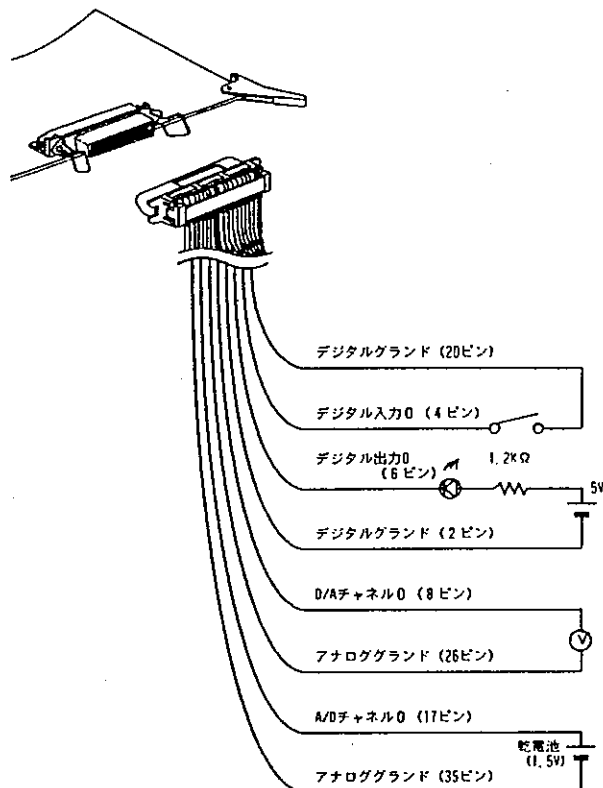
- 差動入力



注) 使用しない入力チャネルはアナロググランドに短絡してください。

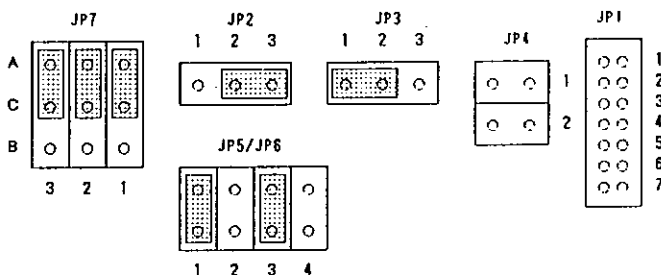
使用例

ADA12-8/2(98)Hの各機能のBASICによる使用例を以下に示します。これらのプログラムを実行させるための接続例と、本ボード上のジャンパおよびディップスイッチの設定条件は、次の通りです。



使用例の設定条件

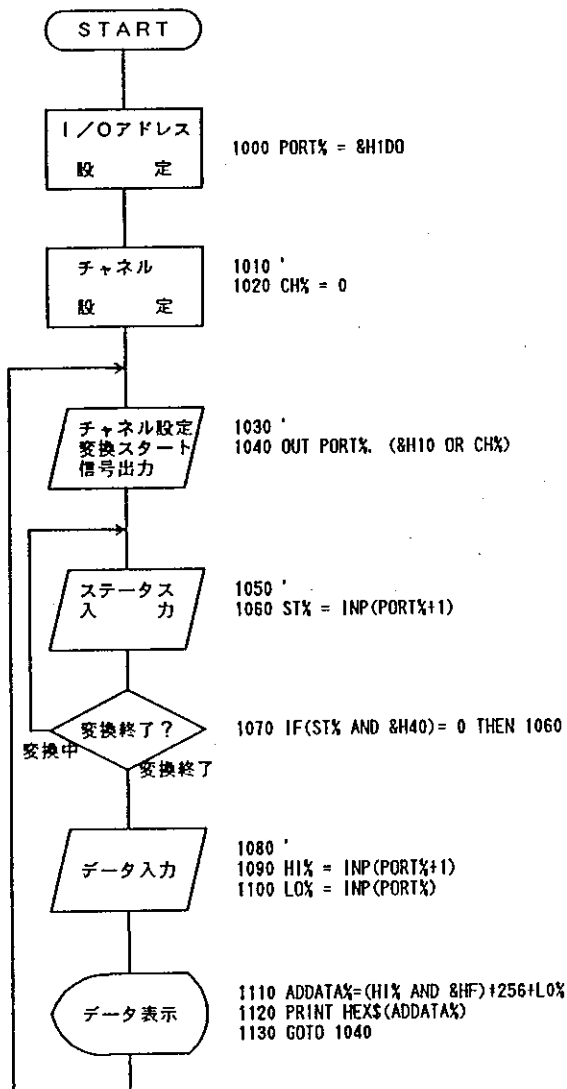
- I/O アドレスの設定: 0100H (SW1, SW2)
- 信号入力方式: シングルエンド入力 (JP7)
- 変換レンジ: バイポーラ $\pm 10V$ (JP2, JP3, JP5, JP6)
- 自己診断設定: ショートピンを抜いてください。 (JP4)
- 割込みの設定: 使用しませんので、ショートピンを抜いてください (JP1)



a) A/D変換

A/D変換の使用例として、チャンネル0に与えられた入力信号をA/D変換するBASICプログラムを以下に示します。この例では、チャンネル0を設定した後、A/D変換を実行します。そして、得られた変換データをコンピュータの画面にスクロールしながら表示します。なお、この例では入力信号源として乾電池を使用します。

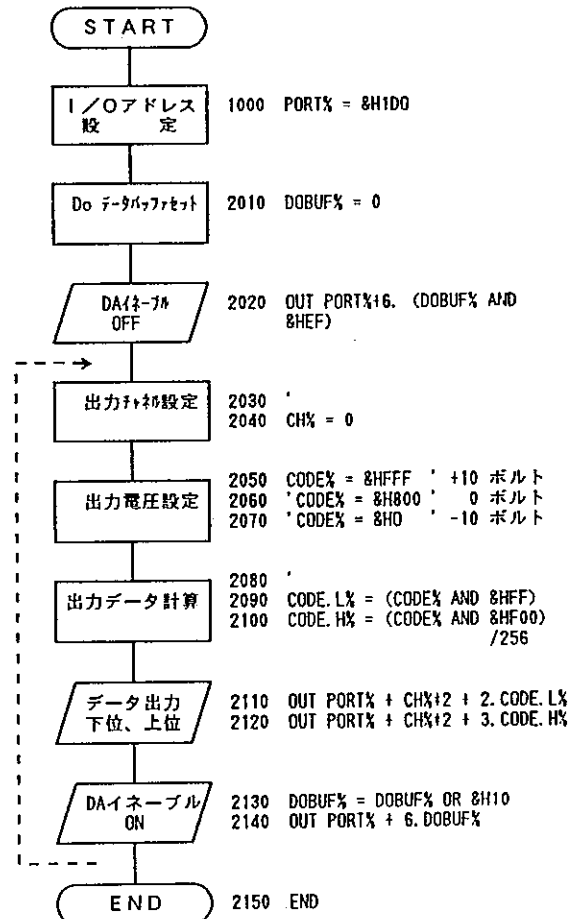
フローチャート プログラム



b) D/A変換

D/A変換の使用例として、出力信号をD/A変換後チャンネル0に出力するBASICプログラムを以下に示します。

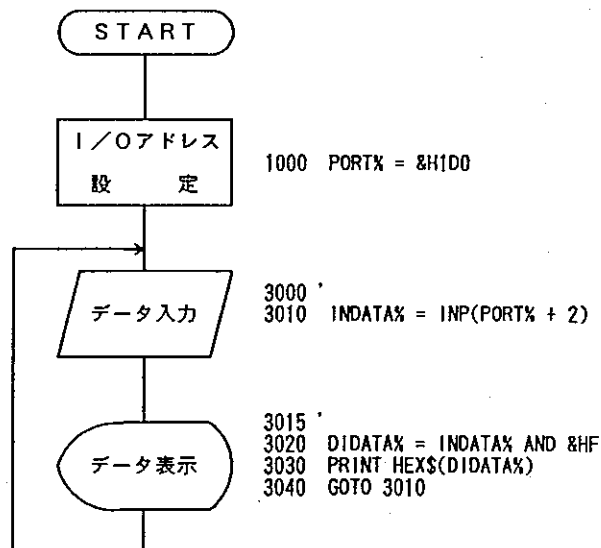
フローチャート プログラム



c) デジタル入力

デジタル入力の使用例として、DIO入力端子に接続されたデジタル入力信号を正論理で読込むBASICプログラムを以下に示します。

フローチャート プログラム



d) デジタル出力

デジタル出力の使用例として、DO0出力端子に接続されたLEDを点灯/消灯させるBASICプログラムを以下に示します。

フローチャート プログラム

