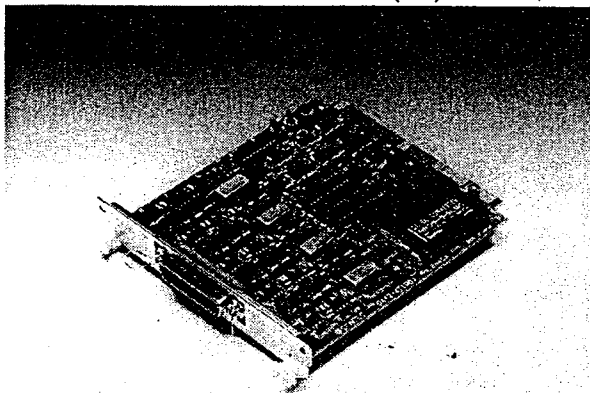


高速汎用D/A変換モジュール

DA12-4T(98) DA12-2T(98)

DA12-4T(98) ￥119,000
DA12-2T(98) ￥89,000



DA12-4T(98)およびDA12-2T(98)は、12ビット精度のD/A変換を行います。

DA12-4T(98)は4チャンネル、DA12-2T(98)は2チャンネルを装備しております。

それぞれのチャンネルは独立したD/Aコンバータ回路を持っていますので、受信したD/A変換データをリアルタイムに変換します。

本ボードは、ジャンパによる出力レンジ設定や割込みレベル設定、半固定抵抗による出力電圧の微調整をソフトウェアで実行できます。また、電圧出力段のリレーを装備し、各チャンネル個別にコントロールできます。プログラマブルタイマおよび外部トリガ入力を備えており、タイマによる周期的な出力および外部トリガに同期した出力が可能です。

特 長

- ・ユニポーラおよびバイポーラ出力に対応
(ソフトウェア切り替え、各チャンネル個別に選択可能)
- ・出力電圧レンジはソフトウェアにより各チャンネル個別に設定可能
- ・電圧出力をコントロールするリレーを装備しており各チャンネル個別に設定可能
- ・出力電圧の微調整はソフトウェアにより設定可能
- ・各チャンネルに独立したD/Aコンバータ内蔵
- ・TTLレベルの外部トリガ入力を装備
- ・割込みレベルをソフトウェアにより選択可能
割込み要因は、プログラマブルタイマのタイムアップおよび外部トリガ入力の立ち下がりのいずれかを選択

- ・リセットコマンドによる本ボードの初期化可能

仕 様

- ・出力仕様 : 非絶縁出力
バイポーラ…±10V, ±5V, ±2.5V
ユニポーラ…0~10V, 0~5V
出力電流 MAX±5mA
- ・出力信号の点数 : シングルエンド出力
4(DA12-4T(98)), 2(DA12-2T(98))
- ・分解能 : 12ビット
- ・変換速度 : セトリングタイム 5μsec/1bit
- ・変換精度 : リニアリティエラー ±1LSB
- ・タイマ : 2μsec~約7.0×10³sec
- ・出力インピーダンス : 1Ω以下
- ・使用素子 : AD767KN相当品
- ・外部トリガ入力 : TTLレベル1点(立ち上がりエッジ)
- ・割込み : INT 0~6のいずれか
外部トリガ、タイマのカウントアップにより割込み発生
- ・I/Oアドレス : 8ビット×16ポート
- ・消費電流 : DC5V 1600mA(DA12-4T(98))
DC5V 1200mA(DA12-2T(98))
(アナログ電源内蔵)
- ・使用条件 : 0~50°C 20~90%RH 結露なし

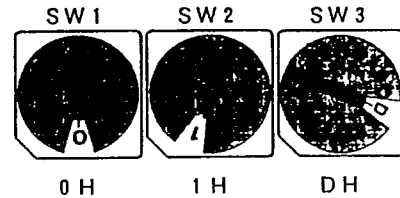
機 能

DA12-4T(98)およびDA12-2T(98)は、本ボードを装着したコンピュータから、12ビットD/A変換用データを受信し、出力選択データで指定されたチャンネルのD/A変換回路に送ります。D/A変換用データは高速でD/A変換された後、アナログ出力チャンネルから出力されます。コンピュータからの本ボードに対するアクセスは、任意に設定できる16のI/Oポートを介して行います。コンピュータからこれらの出力ポート(12出力ポートのみ使用)にコマンドを書き込むことによって、D/A変換データ設定、チャンネル選択の設定等を行うことができます。また、入力ポート(3入力ポートのみ使用)を送出することによって、各種ステータス、タイマの内容等を得ることができます。

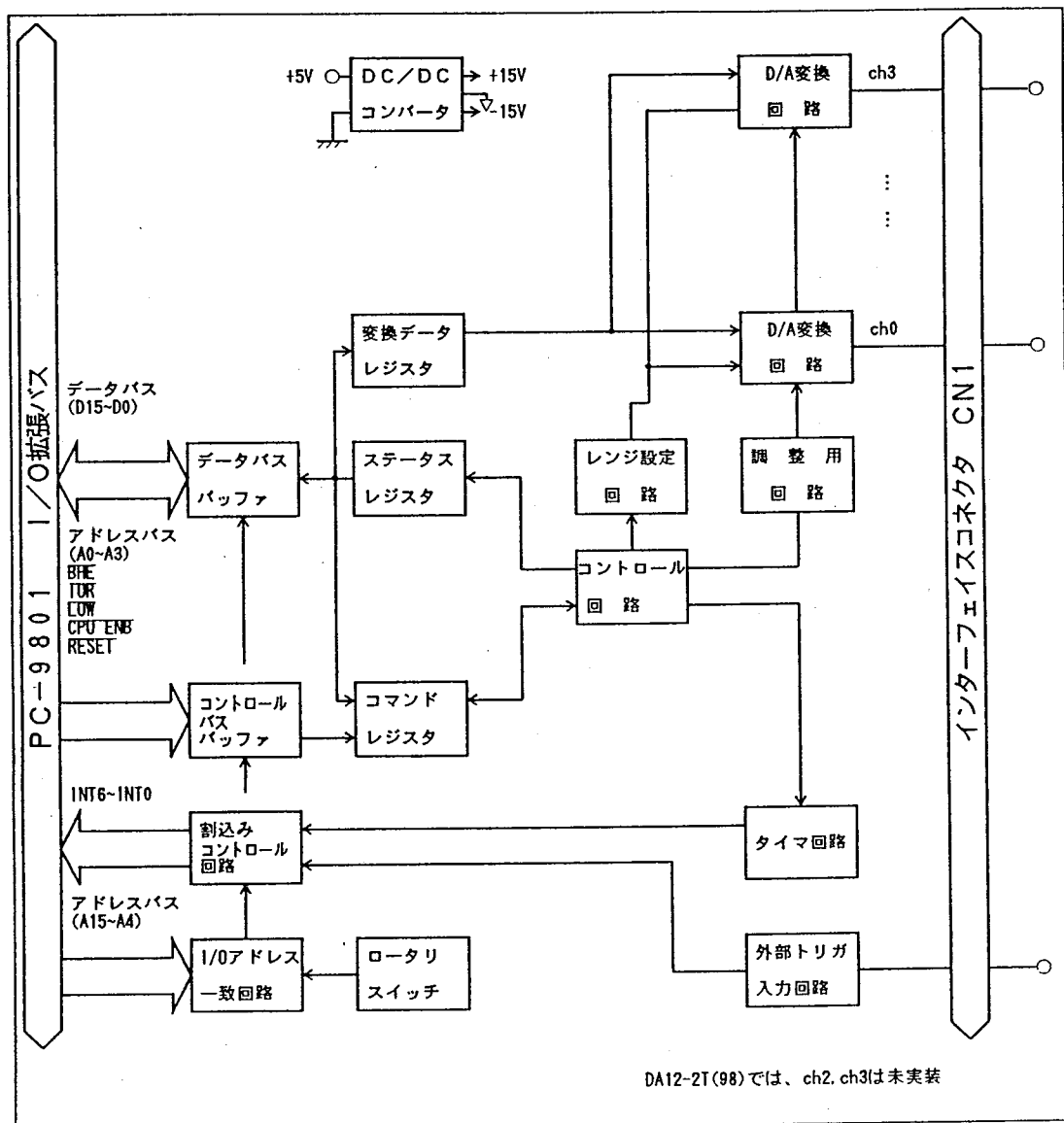
I/Oアドレスの設定

DA12-4T(98)およびDA12-2T(98)のI/Oアドレスは、コンピュータ側未使用I/Oアドレスに合わせて、ロータリスイッチ(SW1～SW3)によって任意に設定することができます。本ボードで使用するI/Oポートは16であり、それぞれのアドレスは連続しています。したがって、ロータリスイッチでI/Oポート群の先頭アドレスを設定することにより、それ以降の連続した16のアドレスが決定されます。

先頭アドレスは、0をベースに占有ポート数“16”の倍数を設定してください。下の図は、先頭アドレスを01D0Hに設定した例で、この先頭アドレスに続く01DFHまでのポートが占有されます。

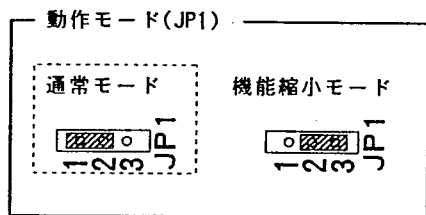


回路ブロック図



動作モードの選択

DA12-4T(98)およびDA12-2T(98)のボード上には、動作モードを選択するジャンパが用意されています。



は出荷時設定です。
通常は出荷時の設定で使用するください。
機能縮小モードは、DA12-4T(98)、DA12-2T(98)の
コマンドをサポートしますが以下の機能は使用
できません

- 出力レンジ ユニポーラ 0~10V
ユニポーラ 0~5V
- 出力段リレー

割込み信号の設定

出力ポート+3のD2~D0ビットの設定により、割込み内容を選択します。

●割込みレベル(D2~D0)

D2~D0ビットの組み合わせにより以下のように割込みレベルを選択することができます。

割込みレベル	D2	D1	D0
禁止	0	0	0
INT 0	0	0	1
INT 1	0	1	0
INT 2	0	1	1
INT 3	1	0	0
INT 4	1	0	1
INT 5	1	1	0
INT 6	1	1	1

“入力ポート+1”のD4ビット(トリガ入力)が0から1に変化したとき、すなわちプログラマブルタイマがタイムアップするか、または外部トリガ入力を受け付けられたときに、設定した割込みレベルに割込み信号が出力されます。

I/Oポートのビットアサイン

コンピュータからのDA12-4T(98)およびDA12-2T(98)に対するアクセスは、I/Oポートを介して行います。本ボードで使用するI/Oポートのビット定義は以下の通りです。

●出力ポート

先頭 アドレス	D7	D6	D5	D4	D3	D2	D1	D0
+0	D/A変換データ				未使用		チャンネル設定	
	D3	D2	D1	D0			C1	C0
+1	D/A変換データ (MSB)							
	D11	D10	D9	D8	D7	D6	D5	D4
+2	オール リセット	未使用						トリガ入力 ステータス リセット
+3	タイマ ゲート 設定	未使用			トリガ モード 設定	割込みレベル設定		
						2'	2'	2'
+4	未使用				リリーススイッチ			
					ch3	ch2	ch1	ch0
+5	出力レンジ設定				未使用		チャンネル設定	
	R3	R2	R1	R0			S1	S0
+6	調整DACモード設定							
+7	調整用DACデータ/コマンド書き込み設定							
+8	カウンタ 0 データ							
+9	使用不可							
+A	カウンタ 1 データ							
+B	使用不可							
+C	カウンタ 2 データ							
+D	使用不可							
+E	コントロールワードレジスタ							
+F	使用不可							

チャンネル設定 (C1, C0) : D/A変換チャンネル選択ビット
 (00:チャンネル0 01:チャンネル1
 10:チャンネル2 11:チャンネル3)
 注) DA12-2T(98)ではチャンネル2
 および3は使用不可
 D/A変換データ (D11~D0) : 2^{11} ~ 2^0 の重みを持つD/A変換
 データ
 変換データ(デジタル値)とD/A
 変換されるアナログ出力電圧の
 関係は次のとおりです。

●バイポーラ設定時

$$\text{デジタル値} = \frac{4096}{\text{フルスケールレンジ}} \times \left(\text{VOLT} + \frac{\text{フルスケールレンジ}}{2} \right)$$

●ユニポーラ設定時

$$\text{デジタル値} = \frac{4096}{\text{フルスケールレンジ}} \times \text{VOLT}$$

計算例 設定がバイポーラ $\pm 10\text{V}$ レンジで、1.5ボルトを出力
 するには、次式からD/A変換データは2355(933H)と
 なります。

$$\text{デジタル値} = \frac{4096}{20} \times \left(1.5 + \frac{20}{2} \right)$$

トリガステータスリセット : トリガ入力ステータスおよびト
 リガオーバーランステータスリ
 セット用ビット(1:リセット)。

オールリセット : ハードウェアリセットビット
 (1:リセット)。本ボードは電源
 投入時の初期状態にリセットさ
 れます。

割込みレベル : 割込みレベル選択ビット(禁止、
 INTO~INT6の内1点を選択)。

トリガモード設定 : 割込み用トリガの選択ビット
 (1:外部トリガ(立ち下がり)、
 0:プログラマブルタイマタイガ)。

タイマゲート : プログラマブルタイマON/OFFコ
 ントロールビット(1:タイマス
 タート)。

リリースイッチ(ch3~ch0) : アナログ出力ON/OFF選択ビット
 (1:ON, 0:OFF)。

チャンネル設定 (S1, S0) : 出力レンジチャンネル選択ビット
 (00:チャンネル0 01:チャンネル1
 02:チャンネル2 03:チャンネル3)

出力レンジ設定 : 出力レンジ設定ビット

調整DACモード設定 : 出力電圧の微調整をするDACを
 コントロールします。

調整用DACデータ/コマンド書き込み : 出力電圧の微調整をするDACに
 データを出力します。

カウンタ0.1.2データ : タイマカウンタ0~2への設定データ。

コントロールポート : タイマ制御用ポート。

R3	R2	R1	R0	出力レンジ
0	0	0	0	バイポーラ $\pm 10\text{V}$
0	0	1	0	バイポーラ $\pm 5\text{V}$
0	1	1	0	バイポーラ $\pm 2.5\text{V}$
1	0	1	0	ユニポーラ $0\sim 10\text{V}$
1	1	1	0	ユニポーラ $0\sim 5\text{V}$

●入力ポート

	D7	D6	D5	D4	D3	D2	D1	D0
先頭7ビット								
+0	使用不可							
+1	未使用	外部トリガ入力モニタ	トリガオーバーランステータス	トリガ入力ステータス	未使用			
+2	使用不可							
+3	使用不可							
+4	使用不可							
+5	使用不可							
+6	使用不可							
+7	未使用							調整データ処理中
+8	カウンタ0 データ							
+9	使用不可							
+A	カウンタ1 データ							
+B	使用不可							
+C	カウンタ2 データ							
+D	カウンタ2 データ							
+E	使用不可							
+F	使用不可							

トリガ入力 : 外部トリガ入力またはプログラマブルタイマのタイムアップ確認ビット(1:外部トリガ入力あり、またはプログラマブルタイマタイムアップ)。

トリガオーバーラン : トリガオーバーラン表示ビット(1:オーバーラン)。
出力ポート+1のトリガステータスリセット(D4)で、前のトリガ入力ビットがリセットされる前に次のトリガ入力が発生したことを示します。

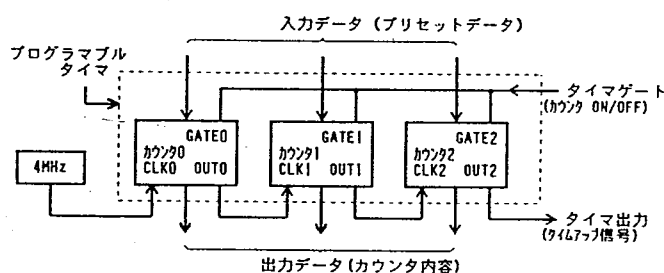
外部トリガモニタ : 外部トリガ入力状態表示ビット(1:"Low", 0:"High")。トリガ選択状態に関係なく読み出しができます。

カウンタ0,1,2データ : タイマカウンタ0~2の内容。

プログラマブルタイマコントロール

プログラマブルタイマを使って周期信号を発生させ、D/A変化を周期的に実行させることができます。

プログラマブルタイマはカウンタ0,1,2の3つのカウンタから構成され、下図に示すように各カウンタはカスケード接続されています。



出力ポート+E(コントロールワードレジスタ)により、各カウンタは次のように制御されます。

コントロールワードレジスタ内容	機能
34H 74H B4H	カウンタ0 選択 (データ書込み) カウンタ1 選択 (データ書込み) カウンタ2 選択 (データ書込み)
04H 44H 84H	カウンタ0 選択 (データ読取り) カウンタ1 選択 (データ読取り) カウンタ2 選択 (データ読取り)

カウンタに書込むデータと、カウンタがオーバーフローし、割込みを設定する周期との関係は次式から求められます。

$$0.25 \times C0 \times C1 \times C2 (\mu \text{sec})$$

C0~C2: カウンタ0~2に書き込んだデータ。

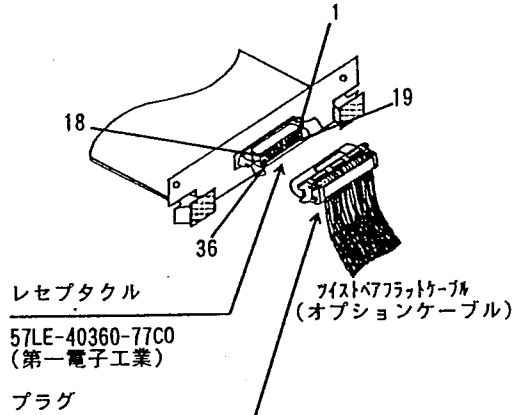
$$2 \leq \text{カウンタ書き込みデータ} \leq \text{FFFFH}$$

計算例 1msec周期でプログラマブルタイマを動作させる場合。

$$0.25 \times 4\text{H} \times \text{AH} \times 64\text{H} = 0.25 \times 4 \times 10 \times 100 \\ = 1000 \mu \text{sec} = 1\text{msec}$$

外部インターフェイス

DA12-4T(98)およびDA12-2T(98)の外部インターフェイスコネクタにはアナログ電圧出力用ピンおよび外部トリガ入力用ピンが用意されています。接続できるアナログ電圧出力点数は、DA12-4T(98)で4点、DA12-2T(98)で2点です。



※プラグとして使用可能なコネクタ (第一電子工業)
 ・半田付けタイプ: 57-30360
 ・圧着タイプ: 57F-30360-20S

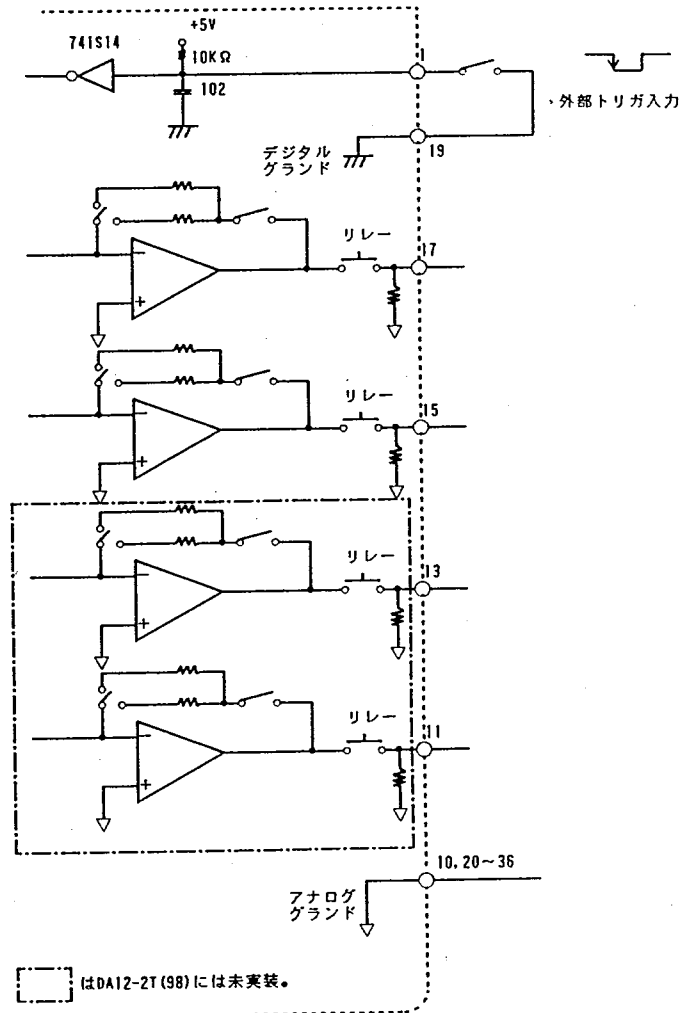
外部接続コネクタ信号配置

外部トリガ	外部トリガ	1	19	デジタルグラウンド
未接続	未接続	2	20	アナロググラウンド
"	"	3	21	"
"	"	4	22	"
"	"	5	23	"
"	"	6	24	"
"	"	7	25	"
"	"	8	26	"
未接続	未接続	9	27	"
アナロググラウンド	アナロググラウンド	10	28	"
未接続	未接続	11	29	"
"	未接続	12	30	"
"	未接続	13	31	"
未接続	未接続	14	32	"
ch1	ch1	15	33	"
未接続	未接続	16	34	"
ch0	ch0	17	35	"
未接続	未接続	18	36	アナロググラウンド

CN1

外部入出力回路

DA12-4T(98)およびDA12-2T(98)における外部インターフェイス部の入出力回路は下図の通りです。外部トリガ入力部は内部でプルアップされていますので、外部トリガラインではプルアップの必要はありません。このトリガ入力は、TTLレベルで“High”から“Low”への立ち下がりエッジによりトリガがかかります。

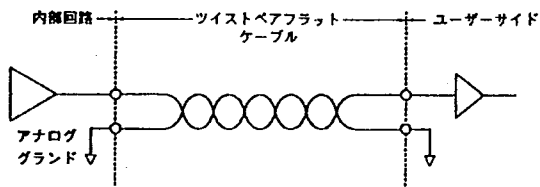


はDA12-2T(98)には未実装。

アナログ出力の接続方法

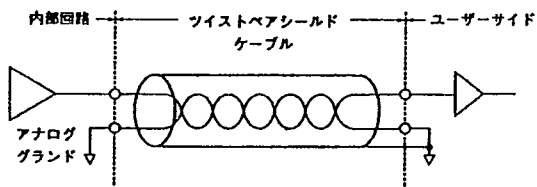
本ボードと外部接続装置が置かれている環境が、ノイズ等の影響を受けない場合はツイストペアフラットケーブルで直接接続できます。またノイズの多い環境や外部接続装置との距離が長い場合などには、シールド線を用いるようにしてください。接続方法を以下に示します。

- ・ツイストペアフラットケーブルを使用した接続



- ・シールド線を使用した接続

外部接続装置がシングルエンド入力の場合



外部接続装置が差動入力の場合

