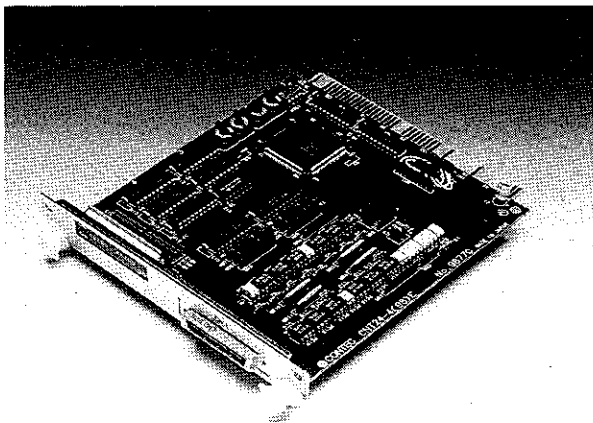


24ビットアップダウンカウンタボード CNT24-4(98)E



このボードは、外部装置からのデジタル信号をカウントする、4チャンネルの24ビットアップダウンカウンタです。設定データとの一致検出機能、また位相弁別機能を持っており、ロータリエンコーダ、リニアゲージ等の信号を直接接続することが可能です。

さらに、プログラマブルタイマを搭載しており、これを用いて一定周期の割り込みを発生させ、各チャンネルのデータを読み込むことができます。また、設定データとの一致信号でも割り込み発生を行うことができます。

特 長

- ・ このボード1枚で4チャンネル分の24ビットアップダウンカウントが行えます。
- ・ ロータリエンコーダ、リニアゲージなどの2相信号をカウントすることができます。
- ・ 入力には各チャンネル個別に、フォトカプラ絶縁入力またはTTLレベル入力のどちらかを選択することができます。
- ・ 各チャンネルのカウント値と任意に設定した値との一致によって、割り込みを発生あるいは、外部に信号を出力することができます。
- ・ プログラマブルタイマを搭載しているので、設定したタイマ値で一定周期の割り込みを発生させることができます。
- ・ 汎用入力信号を各チャンネル1点ずつ装備しています(フォトカプラ、TTL共)。
- ・ ブラケット前面にLEDが実装されており、入出力状態を確認することができます。

仕 様

■カウンタ入力部

チャンネル数	4チャンネル
カウント方式	アップダウンカウント
最大カウント数	FFFFFFH(バイナリデータ)
入力形式	フォトカプラ絶縁入力またはTTLレベル入力
入力記号	A相/UP 1点×4チャンネル B相/DOWN 1点×4チャンネル Z相/CLR 1点×4チャンネル 汎用入力 1点×4チャンネル
入力抵抗	220Ω(フォトカプラ絶縁)以上、1TTL負荷(TTLレベル)
入力保護回路	なし
応答周波数	フォトカプラ絶縁入力 Max. 500kHzデューティ50% TTLレベル入力 Max. 1MHzデューティ50%
割り込み	各チャンネルカウント一致、またはタイマのタイムアップにより発生 INT0～6
外部電源	DC5V～12V ±10% Min. 400mA (フォトカプラ絶縁入力の場合に必要)
フォトカプラへの入力電流	フォトカブラ一次側電流 15～25mA
デジタルフィルタ	0.1μsec～1056.1μsec(各チャンネル独立設定可)
タイマ	1msec～200sec

■一致信号出力部

出力点数	1点×4チャンネル
出力形式	フォトカプラ絶縁オープンコレクタ出力
出力定格	最大DC35V、50mA(1点当たり)
信号出力幅	0～104.45msec(全チャンネル共通)
出力保護回路	なし
外部電源	DC5V～12V ±10%

■共通部

I/Oアドレス	8ビット×2ポート占有
消費電流	DC5V 520mA Max.
使用条件	0～50℃, 20～90%(結露しないこと)
外形寸法	169.4×164.0×25.0mm
ボード本体の重量	約200g

機 能

このボードを装着したコンピュータからの指示で、ロータリエンコーダやリニアゲージなどの外部装置からのデジタル信号をカウントします。24ビットのアップダウンカウンタを4チャンネル独立にカウント動作を行うことができます。

各チャンネルに対する外部からの入力信号は、TTLレベルまたはフォトカプラ絶縁型の2相パルス入力または単相パルス入力です。

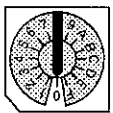
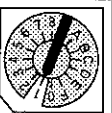
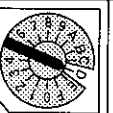
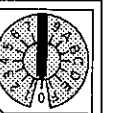
2相パルス入力とは、位相が90°異なるA相(進み信号)とB相(遅れ信号)の2つのパルス入力です。Z相(基準位置信号)がある場合、Z相パルス入力でカウンタをクリアすることができます。

単相パルス入力として、UP/DOWNパルス入力とゲートコントロール付きパルス入力の2種類の仕様に对应することができます。UP/DOWNパルス入力の場合は、UPパルスが入力されるとカウントアップし、DOWNパルスが入力されるとカウントダウンします。ゲートコントロール付きパルス入力の場合は、単相パルス列とともに入力されるゲートコントロール信号に従ってカウンタをスタート/ストップさせることができます。

このボードは、各チャンネルごとに比較レジスタを持っており、比較レジスタに設定した値とカウントデータ値が一致したときにコンピュータに割り込みをかけたり、外部に信号を出力することができます。また、プログラマブルタイマを持っており、設定した時間が経過する度に割り込みをかけることができます。このタイマ割り込みにより、一定周期ごとの各チャンネルのカウントデータ値を読み出すこともできます。

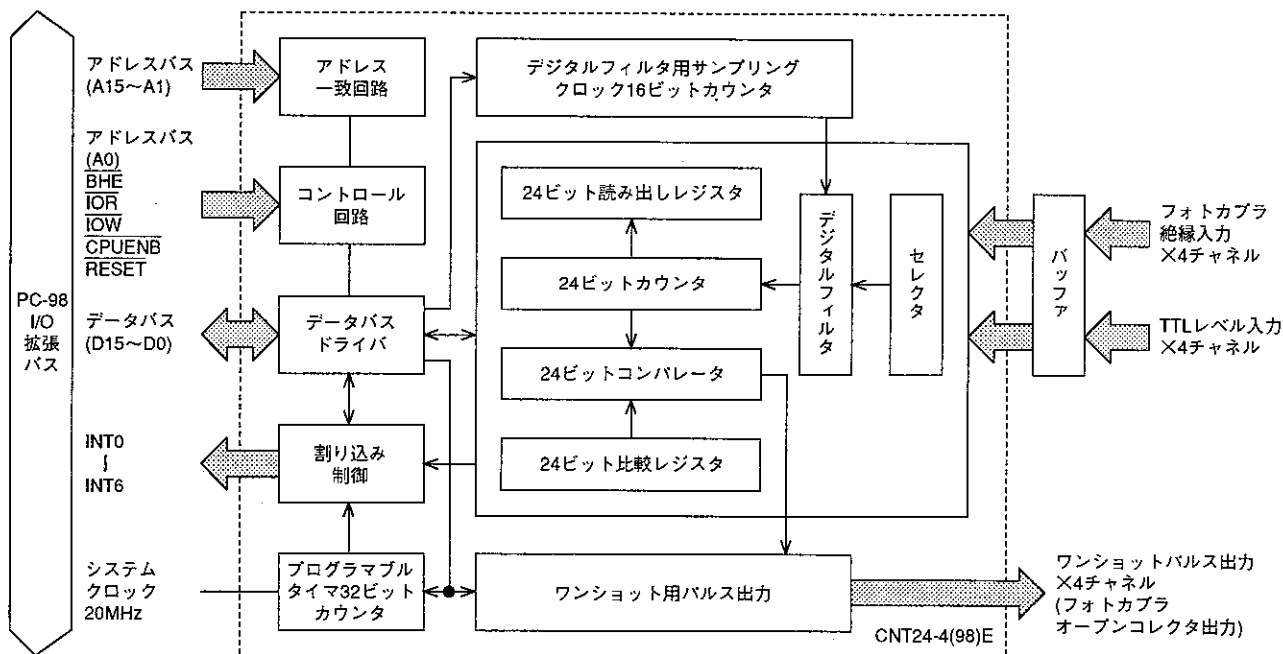
I/Oアドレスの設定

先頭I/Oアドレスは、ボード上のスイッチ(SW1～SW4)で設定しています。スイッチ中央部のツマミを回転させ、先頭I/Oアドレス(16進数値)に合わせてください。

	SW1	SW2	SW3	SW4
アドレスバス	A15～A12	A11～A8	A7～A4	A3～A0
スイッチの設定				
設定値	0H	1H	0H	0H
設定可能な値	0～FH	0～FH	0H(固定)	0H, 2H, 4H, 6H, 8H, AH, CH, EH

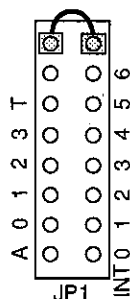
図では先頭I/Oアドレスが01D0Hに設定されており、01D0H～01D1HのI/Oアドレスがこのボードによって占有されます。

回路ブロック図



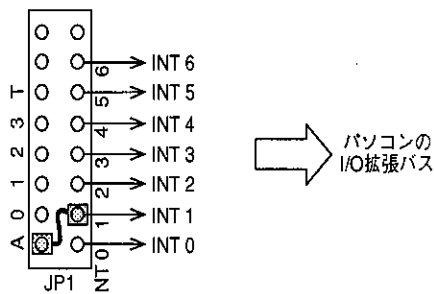
割り込みの設定

■割り込みを使用しないとき



■割り込みを使用するとき

割り込みレベルをショートコネクタで接続してください。
設定できる割り込みレベルはINT0～6です。



- 割り込み信号A : タイマがタイムアップした場合、あるいは各チャンネルに設定した比較値とカウント値が一致した場合に割り込み信号を発生します。
- 割り込み信号0～3 : 各チャンネルごとに設定した比較値とカウント値が一致したときに割り込み信号を発生します。各数字はチャンネルNo.に対応しています。
- 割り込み信号T : プログラマブルタイマのタイムアップ信号により、割り込み信号を発生します。

I/Oポートのビット割り付け

このボードは、連続する2ポート分のI/Oアドレスを占有します。入出力ポートそれぞれにレジスタを持っており、このレジスタ群はコマンドで振り分けられています。

各レジスタの設定方法は、まず設定ポート+0に各コマンドをOUTし、該当するレジスタを設定可能状態とします。そして、出力なら+1ポートでレジスタにデータをOUTして設定し、入力なら+1ポートを読み込みます。つまり、出力も入力も出力ポート+0にコマンドをOUTして各レジスタを設定可能状態とし、+1ポートでデータをOUTしてレジスタを設定するか、あるいは+1ポートでレジスタを読み込みます。各レジスタを設定するときは、同じコマンドであっても、毎回必ず出力ポート+0にコマンドを出力してください。

I/Oポートのビット割り付けを以下に示します。

■出力ポート

設定I/O アドレス	D7	D6	D5	D4	D3	D2	D1	D0
+0	コマンド出力 (レジスタ選択)							
+1	設定データ出力							

■入力ポート

設定I/O アドレス	D7	D6	D5	D4	D3	D2	D1	D0
+0	使用不可 (不定)							
+1	データ/ステータス読み込み							

■データ設定

通常8ビットのデータ設定では+0ポートでコマンドをOUTし、そのまま+1ポートにデータをOUTすることにより設定できますが、24ビットデータの場合は+0ポートでコマンドをOUTした後、+1ポートを3回OUTすることで24ビット分のデータを設定します。このとき下位バイト、中位バイト、上位バイトの順に設定します。また、+1ポートを3回読み込むことによって24ビット分のデータを下位、中位、上位の順に読み込みます。

32ビットのデータ設定も同様に、+1ポートを下位バイトから4回OUTして32ビット分のデータ設定をします。

オペレーションコマンド

■出力コマンドの説明

コマンド[H]	D7	D6	D5	D4	D3	D2	D1	D0	機能(ビット)				
00	CH0カウント初期値								CH0カウント初期値 (24)				
01	RESET	SEL	ZSEL	UDAB	DIR	SEL2	SEL1	SEL0	CH0動作モード (8)				
02	未使用				ZE1		ZE0	0	CH0Z相/CLR入力 (3)				
03	CH0カウント比較値								CH0比較レジスタ (24)				
04	未使用				デジタルフィルタ用クロックデータ				CH0デジタルフィルタ (4)				
05	CH0と同様								CH1カウント初期値				
06	CH0と同様								CH1動作モード				
07	CH0と同様								CH1Z相/CLR入力				
08	CH0と同様								CH1比較レジスタ				
09	CH0と同様								CH1デジタルフィルタ				
0A	CH0と同様								CH2カウント初期値				
0B	CH0と同様								CH2動作モード				
0C	CH0と同様								CH2Z相/CLR入力				
0D	CH0と同様								CH2比較レジスタ				
0E	CH0と同様								CH2デジタルフィルタ				
0F	CH0と同様								CH3カウント初期値				
10	CH0と同様								CH3動作モード				
11	CH0と同様								CH3Z相/CLR入力				
12	CH0と同様								CH3比較レジスタ				
13	CH0と同様								CH3デジタルフィルタ				
14	未使用				CH3LT	CH2LT	CH1LT	CH0LT	カウント値ラッチ (4)				
15	未使用				TIME	CH3	CH2	CH1	CH0	割り込みマスク (5)			
16	未使用				TIME	CH3	CH2	CH1	CH0	センスリセット (5)			
17	プログラマブルタイム設定データ								タイマデータ (32)				
18	未使用				START				タイマスタート (1)				
19	ワンショットパルス幅データ								ワンショットパルス (8)				

■カウント初期値

(コマンド CH0:00H, CH1:05H, CH2:0AH, CH3:0FH)

出力ポート+0にコマンドを出力し、出力ポート+1でカウント初期値を設定します。カウントデータは24ビットなので、8ビットずつ下位、中位、上位の順で3回出力します。3回目(上位8ビット)の出力のときに、24ビット分のデータが同時にカウントに対してロードされます。

カウント初期値100(64H)をCH0に設定する場合のプログラム例を次に示します。

OUT 設定アドレス+0H, 00H (CH0カウント初期値選択)

OUT 設定アドレス+1H, 64H (下位)

OUT 設定アドレス+1H, 00H (中位)

OUT 設定アドレス+1H, 00H (上位)

■動作モード

(コマンド CH0:01H, CH1:06H, CH2:0BH, CH3:10H)

	D7	D6	D5	D4	D3	D2	D1	D0
01H/06H/0BH/10H	RESET	SEL	ZSEL	UD/AB	DIR	SEL2	SEL1	SEL0

出力ポート+0にコマンドを出力し、出力ポート+1で動作モードを設定します。

RESET 24ビットアップダウンカウンタを「000000H」にクリアします。**RESET** = 0の期間はカウントしません。

0：カウンタクリア

1：カウント

Z相入力1回有効のときに0クリアした後の**RESET** = 0で再びZ相1回有効の設定になります。

SEL カウンタへのパルス入力を切り換えます。

0：フォトカプラ絶縁入力

1：TTLレベル入力

ZSEL Z相入力の論理(正/負)選択

0：正論理(HIGHアクティブ)

1：負論理(LOWアクティブ)

UD/AB, SEL2~0 カウンタの動作モード設定

UD/AB	DIR	SEL2	SEL1	SEL0	設定される動作モード
0	次 表 参 照	0	0	0	2相入力、同期クリア、1通倍モード
0		0	0	1	2相入力、同期クリア、2通倍モード
0		0	1	0	2相入力、同期クリア、4通倍モード
0		1	0	0	2相入力、非同期クリア、1通倍モード
0		1	0	1	2相入力、非同期クリア、2通倍モード
0		1	1	0	2相入力、非同期クリア、4通倍モード
1		0	1	1	単相入力、非同期クリア、1通倍モード
0		0	1	1	ゲートコントロール付き単相入力、非同期クリア、1通倍モード
0		1	1	1	ゲートコントロール付き単相入力、非同期クリア、2通倍モード

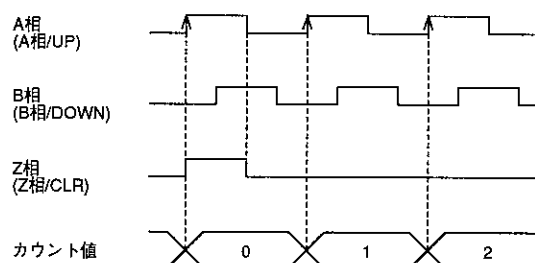
DIR ロータリエンコーダのカウント方向を切り換えます。

DIR	ロータリエンコーダの回転方向	
	時計方向	反時計方向
0	DOWN	UP
1	UP	DOWN

注) 初期状態は全チャンネルで00Hです。

■2相入力

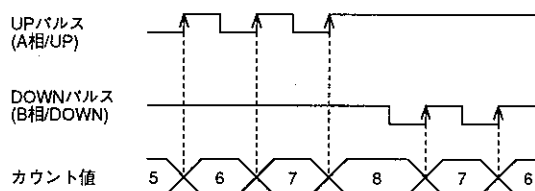
2相パルス入力とは、位相が90°異なるA相(進み信号)とB相(遅れ信号)の2つのパルス入力です。Z相(基準位置信号)がある場合、Z相パルス入力でカウンタをクリアすることができます。



* DIR = 1に設定した場合のカウンタ動作です。DIR = 0に設定した場合、A相の立ち上がりでダウンカウントします。

■単相入力

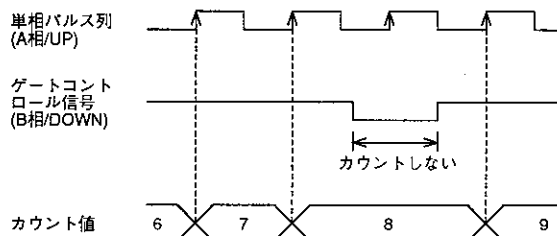
単相入力の場合は、UPパルスが入力されるとアップカウントし、DOWNパルスが入力されるとダウンカウントします。UPパルスとDOWNパルスが同時に発生したり、両方のパルスがLOWになったりすると、正常にカウントしません。



* DIR = 1に設定した場合のカウンタ動作です。DIR = 0に設定した場合は、UPパルスの立ち上がりでダウンカウントし、DOWNパルスの立ち上がりでアップカウントします。

■ゲートコントロール付き単相入力

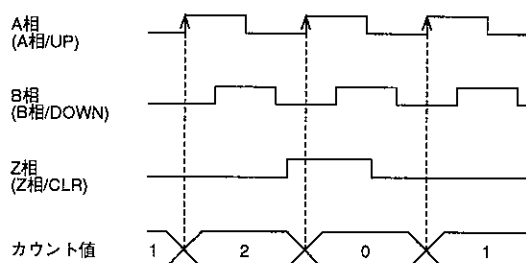
単相パルス列とともに、入力されるゲートコントロール信号に従ってカウンタをスタート/ストップさせることができます。また、クリア信号によって、カウンタ値は0にクリアされます。



* DIR = 1に設定した場合のカウンタ動作です。DIR = 0に設定した場合は、ゲートコントロール信号(B相/DOWN)がHIGHのとき単相パルス列(A相/UP)の立ち上がりでダウンカウントし、ゲートコントロール信号がLOWのときカウントストップします。

■同期クリア

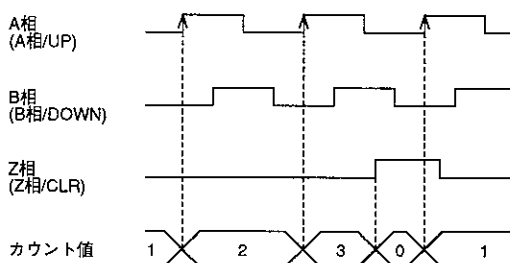
DIR = 1, ZSEL = 1の場合、B相入力がLOWでZ相入力がHIGHのとき、A相の立ち上がりでカウンタを0クリアし、Z相入力がLOWとなった後のA相の立ち上がりからカウントを開始します。



DIR = 0の場合は、B相がLOWのときのA相の立ち上がりでダウンカウントします。
ZSEL = 0の場合は、Z相入力がLOWのとき有効になります。

■非同期クリア

DIR = 1, ZSEL = 1の場合、A相およびB相の入力状態にかかわらず、Z相がHIGHになったときにカウンタは0クリアされます。そして、Z相の入力状態にかかわらず、次のA相の立ち上がりでカウントを開始します。

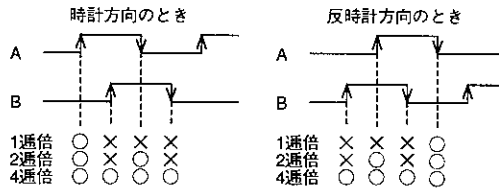


DIR = 0の場合は、B相がLOWのときのA相の立ち上がりでダウンカウントします。
ZSEL = 0の場合は、Z相入力がLOWのとき有効になります。

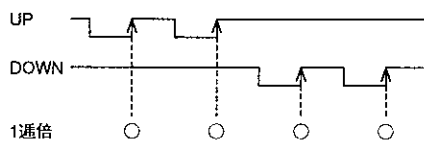
■カウント入力通倍

カウント入力通倍設定を2倍または4倍に設定することによって、より細かなコントロールを行うことができます。

・2相入力するとき

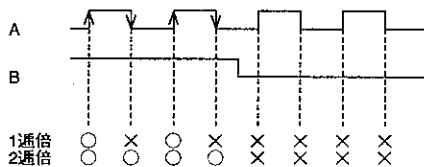


・単相入力



単相入力、1通倍モードのみの設定となります。
2通倍以上の設定はありません。

・ゲートコントロール付き単相入力



■Z相/CLR入力

(コマンド CH0:02H, CH1:07H, CH2:0CH, CH3:11H)

D7	D6	D5	D4	D3	D2	D1	D0
02H/07H/0CH/11H	未使用				ZE1	ZE0	0

出力ポート+0にコマンドを出力し、出力ポート+1にZ相入力回数の設定をします。

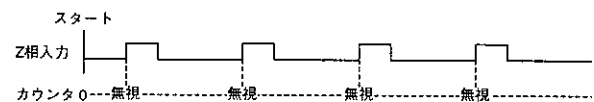
ZE1, ZE0 ... Z相入力モードの選択

Z相入力モード

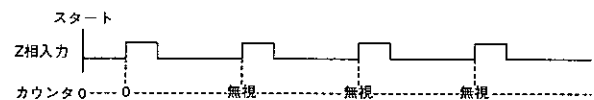
ZE1	ZE0	指定される状態
0	1	Z相入力無効。Z相がない場合、この値に設定する。
1	0	次に来るZ相の入力1回だけ有効。
1	1	Z相入力毎回有効。

※が初期状態

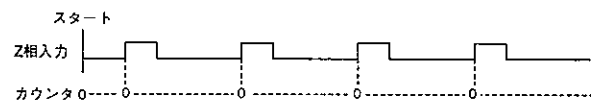
・Z相入力無効(ZE1=0, ZE0=1)



・次に来るZ相の入力1回だけ有効(ZE1=1, ZE0=0)



・Z相入力毎回有効(ZE1=1, ZE0=1)



注1) 初期状態は「次に来るZ相の入力1回だけ有効」の設定になっています(04H)。

注2) ZSEL = 1(負論理)の場合はZ相入力LOWのとき有効になります。

注3) Z相/CLR入力を使用しない場合は、必ずZE1 = 0, ZE0 = 1(Z相入力無効)に設定してください。

注4) Z相入力1回有効のときZ相入力0クリア後、RESET = 0としてカウント値をクリアした場合は、RESET = 0の時点で再びZ相1回有効の設定になります。

■比較レジスタ

(コマンド CH0:03H, CH1:08H, CH2:0DH, CH3:12H)
対応するチャンネルのカウンタ値と比較レジスタの値を比較し、一致すればステータスビットの「EQ」を「0」にします(一致期間中は「0」)。このレジスタは、初期状態は0Hです。出力ポート+0にコマンドを出力し、出力ポート+1でカウンタ比較値を設定します。カウンタ比較値は24ビットなので、8ビットずつ下位、中位、上位の順で3回出力します。カウンタ比較値1000(3E8H)をCH1に設定する場合のプログラム例を次に示します。

OUT 設定アドレス+0H, 03H (CH1比較レジスタ選択)

OUT 設定アドレス+1H, E8H (下位)

OUT 設定アドレス+1H, 03H (中位)

OUT 設定アドレス+1H, 00H (上位)

また、設定によっては外部にワンショットパルスを出力することができます(「■ワンショットパルス」参照)。

■デジタルフィルタ

(コマンド CH0:04H, CH1:09H, CH2:0EH, CH3:13H)

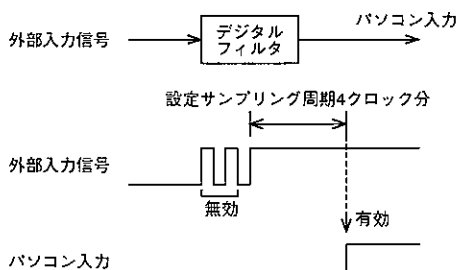
	D7	D6	D5	D4	D3	D2	D1	D0
04H/09H/0EH/13H	未使用			デジタルフィルタ用クロックデータ				

デジタルフィルタはカウンタへのパルス入力、A、B、Z相信号上にノイズが存在した場合にも、カウンタが正常に動作するためのものです。デジタルフィルタ用クロック設定データによって、デジタルフィルタのサンプリングクロック周期が決定します。

このサンプリングクロックで入力信号をサンプリングし、連続した4クロック分のHIGH(またはLOW)を検出すると、デジタルフィルタはHIGH(またはLOW)を出力し、これをカウンタ回路部へ伝えます。

出力ポート+0にコマンドを出力し、出力ポート+1でサンプリング周期を設定します。設定可能範囲は、 $0.1 \mu\text{sec}$ ～ $1056.1 \mu\text{sec}$ です。

なお、外部入力信号(汎用入力信号は除く)はすべてデジタルフィルタを通して内部カウンタに取り込まれるので、設定サンプリング周期の4クロック分の遅延で取り込まれます。初期状態では、外部入力信号は $0.4 \mu\text{sec}$ の遅延で取り込まれることになります。



*LOWレベルの場合も同様です。

デジタルフィルタ用クロックの設定

D3	D2	D1	D0	デジタルフィルタ用クロック周期	入力周波数
0	0	0	0	$0.1 \mu\text{sec}$	約 1 MHz以下
0	0	0	1	$6.5 \mu\text{sec}$	約 15 kHz以下
0	0	1	0	$25.7 \mu\text{sec}$	約 3.5 kHz以下
0	0	1	1	$32.1 \mu\text{sec}$	約 3 kHz以下
0	1	0	0	$204.9 \mu\text{sec}$	約 480 Hz以下
0	1	0	1	$211.3 \mu\text{sec}$	約 470 Hz以下
0	1	1	0	$230.5 \mu\text{sec}$	約 430 Hz以下
0	1	1	1	$236.9 \mu\text{sec}$	約 420 Hz以下
1	0	0	0	$819.3 \mu\text{sec}$	約 122 Hz以下
1	0	0	1	$825.7 \mu\text{sec}$	約 121 Hz以下
1	0	1	0	$844.9 \mu\text{sec}$	約 118 Hz以下
1	0	1	1	$851.3 \mu\text{sec}$	約 117 Hz以下
1	1	0	0	$1024.1 \mu\text{sec}$	約 97 Hz以下
1	1	0	1	$1030.5 \mu\text{sec}$	約 96 Hz以下
1	1	1	0	$1049.7 \mu\text{sec}$	約 95 Hz以下
1	1	1	1	$1056.1 \mu\text{sec}$	約 94 Hz以下

精度は設定周期に対し約 $\pm 1/10000$ 程度です。

- 注1) 初期状態は $0.1 \mu\text{sec}$ の設定になっています。(未設定時でもこの状態となります。)
- 注2) ノイズによっては設定周期の4クロック分以上の遅延が生じる場合があります。
- 注3) 設定サンプリングクロック周期より速い周波数でレベルの変化があったときは、そのレベル変化は無効となり、正しくカウントされません。必ず入力周波数以下の信号を入力してください。

■カウンタ値ラッチ (コマンド 14H)

D7	D6	D5	D4	D3	D2	D1	D0
14H	未使用			CH3 LT	CH2 LT	CH1 LT	CH0 LT

対応するチャンネルのカウンタ値を読み出し、レジスタへラッチします。

出力ポート+0に14Hを出力し、出力ポート+1でデータラッチの設定をします。該当するビットを「1」にすることによって、カウンタ値をラッチします。また、すべての該当ビットを「1」にすることによって、全チャンネル同時ラッチが可能になります。

注) 初期状態はラッチしない状態です(00H)。

■割り込みマスク (コマンド 15H)

	D7	D6	D5	D4	D3	D2	D1	D0
15H	未使用	TIME	CH3	CH2	CH1	CH0		

出力ポート+0に15Hを出力し、出力ポート+1でマスクの設定をします。該当するビットを「1」にすることによって、割り込み信号発生禁止になります。

TIME 「1」をセットすることによって、プログラマブルタイマの設定時間経過時の割り込みを禁止します。「0」をセットすると解除します。

CH3～CH0 各チャンネルに対応しており、「1」をセットすることによってカウント一致による割り込みを禁止します。「0」をセットすると解除します。

注1) 初期状態は全チャンネル、タイマでマスク状態です(1FH)。

注2) マスク状態でも各チャンネルのカウント一致、タイマのタイムアップ状態は変化します。

■センスリセット (コマンド 16H)

	D7	D6	D5	D4	D3	D2	D1	D0
16H	未使用	TIME	CH3	CH2	CH1	CH0		

割り込みセンスは、各チャンネルのカウント一致またはタイマのタイムアップによって、該当するビットが「1」になります。該当ビットが「1」の状態のときには、次のカウント一致またはタイマのタイムアップでの割り込み信号は発生しません。出力ポート+0に16Hを出力し、出力ポート+1の該当ビットに「1」を出力するとセンスビットがクリアされ、次の割り込み信号が発生可能となります。

TIME プログラマブルタイマのタイムアップ時のセンスビットをリセットします。

CH3～CH0 各チャンネルのカウント一致のセンスビットをリセットします。

■プログラマブルタイマ

(コマンド タイマデータ: 17H, タイマスタート: 18H)

	D7	D6	D5	D4	D3	D2	D1	D0
17H	プログラマブルタイマ設定データ							

	D7	D6	D5	D4	D3	D2	D1	D0
18H	未使用							START

プログラマブルタイマは、32ビットの設定データに応じた周期で割り込みを発生させることができます。タイマで動作させるためには、32ビットのデータをセットし、STARTビットを「1」にする必要があります。

プログラマブルタイマの設定は出力ポート+0で17Hを出力し、出力ポート+1でタイマデータの設定をします。タイマデータは32ビットなので、8ビットずつ下位から順に4回出力してデータを設定します。設定可能範囲は1msec～200secです。

タイマスタートのコマンド18Hを出力ポート+0で出力し、出力ポート+1で該当ビットを「1」にすることによって、タイマがスタートします。このビットを「0」にすると、タイマは停止します。

プログラマブルタイマ設定データとタイマ割り込みの周期の関係は次表のとおりです。

プログラマブルタイマを1秒に設定する場合のプログラム例を次に示します。

OUT 設定アドレス+0H, 17H (タイマ設定選択)

OUT 設定アドレス+1H, FFH (最下位)

OUT 設定アドレス+1H, 2CH (下位)

OUT 設定アドレス+1H, 31H (上位)

OUT 設定アドレス+1H, 01H (最上位)

OUT 設定アドレス+0H, 18H (タイマスタート選択)

OUT 設定アドレス+1H, 1H (タイマスタート)

注) 初期状態はタイマ停止状態です。

・プログラマブルタイマ設定データとタイマ割り込みの周期の関係

$$(\text{タイマデータ} \times 50 + 50) \times 10^{-6} = \text{タイマ割り込み周期 (msec)}$$

32ビット(10進数に換算)

プログラマブルタイマ設定データ [H]								タイマ割り込み 周期
上位バイト ←				→ 下位バイト				
0	0	0	0	4	E	1	F	1 msec
0	0	0	3	0	D	3	F	10 msec
0	0	1	E	8	4	7	F	100 msec
0	1	3	1	2	C	F	F	1 sec
0	2	6	2	5	9	F	F	2 sec
0	3	9	3	8	6	F	F	3 sec
0	4	C	4	B	3	F	F	4 sec
0	5	F	5	E	0	F	F	5 sec
0	7	2	7	0	D	F	F	6 sec
0	8	5	8	3	A	F	F	7 sec
0	9	8	9	6	7	F	F	8 sec
0	A	B	A	9	4	F	F	9 sec
0	B	E	B	C	1	F	F	10 sec
1	1	E	1	A	2	F	F	15 sec
1	7	D	7	8	3	F	F	20 sec
2	3	C	3	4	5	F	F	30 sec
2	F	A	F	0	7	F	F	40 sec
3	B	9	A	C	9	F	F	50 sec
7	7	3	5	9	3	F	F	100 sec
B	2	D	0	5	D	F	F	150 sec
E	E	6	B	2	7	F	F	200 sec

精度は設定周期に対し約±1/10000程度です。

■ワンショットパルス (コマンド 19H)

D7	D6	D5	D4	D3	D2	D1	D0
19H	ワンショットパルス幅データ						

各チャンネルのカウンタ値とカウンタ比較値が一致したときに、ワンショットパルスが各チャンネル個別に出力されます。このパルス幅はすべてのチャンネル共通で、設定データによって決まります。設定可能範囲は0~104.45msecです。出力ポート+0に19Hを出力し、出力ポート+1でパルス幅を設定します。

ワンショットパルスの幅は次の式で求められます。

- ワンショットパルス幅設定データとパルス幅の関係

$$\text{パルス幅設定データ} \times 409.6 = \text{パルス幅} [\mu\text{sec}]$$

8ビット (10進数に換算)

ワンショットパルス幅設定データ								パルス幅
D7	D6	D5	D4	D3	D2	D1	D0	
0	0	0	0	0	0	0	0	00H 0
0	0	0	0	0	0	0	1	01H 約 409.6 μsec
0	0	0	0	0	0	1	0	02H 約 819.2 μsec
0	0	0	0	0	0	1	1	03H 約 1.23 msec
0	0	0	0	1	1	0	0	0CH 約 4.92 msec
0	0	0	1	1	0	0	1	19H 約 10.24 msec
0	0	1	1	0	0	0	1	31H 約 20.07 msec
0	1	0	0	1	0	0	1	49H 約 29.9 msec
0	1	1	0	0	0	1	0	62H 約 40.14 msec
0	1	1	1	1	0	1	0	7AH 約 49.97 msec
1	0	0	1	0	0	1	1	93H 約 60.2 msec
1	0	1	0	1	0	1	1	ABH 約 70.04 msec
1	1	0	0	0	1	0	0	C4H 約 80.28 msec
1	1	0	1	1	1	0	0	DCH 約 90.11 msec
1	1	1	1	0	1	0	1	F5H 約 100.35 msec
1	1	1	1	1	1	1	1	FFH 約 104.45 msec

※が初期状態

注1) 初期状態は、パルス幅=0(出力しない)です(00H)。

注2) 接続負荷の仕様によりパルス幅に多少の違いがあります。

■入力コマンドの説明

コマンド[H]	D7	D6	D5	D4	D3	D2	D1	D0	機能(ビット)
00									CH0読み出しカウンタ値 (24)
01	AI	Z	A	B	1	U/D	EQ	U	CH0ステータスデータ (8)
05									CH1読み出しカウンタ値 (24)
06	AI	Z	A	B	1	U/D	EQ	U	CH1ステータスデータ (8)
0A									CH2読み出しカウンタ値 (24)
0B	AI	Z	A	B	1	U/D	EQ	U	CH2ステータスデータ (8)
0F									CH3読み出しカウンタ値 (24)
10	AI	Z	A	B	1	U/D	EQ	U	CH3ステータスデータ (8)
15	0	0	0	TIME	CH3	CH2	CH1	CH0	割り込みマスク (5)
16	0	0	0	TIME	CH3	CH2	CH1	CH0	センスポート (5)

■カウンタ値の読み込み

(コマンド CH0:00H, CH1:05H, CH2:0AH, CH3:0FH)

対応するチャンネルの読み出しレジスタの内容を読み出すことによって、カウンタ値を読み取ります。

出力ポート+0にコマンドを出力し、入力ポート+1を3回読み込むことで下位、中位、上位とカウンタ値が読み込めます。初期状態では、読み出しレジスタの内容は不定です。

CH2のカウンタ値を読み出す場合のプログラム例を次に示します。

OUT 設定アドレス+0, 00H (CH2カウンタ値選択)

IN 設定アドレス+0, (下位)

IN 設定アドレス+0, (中位)

IN 設定アドレス+0, (上位)

この場合、あらかじめCH2のカウンタ値ラッチを「1」にする必要があります。

■ステータスデータ

(コマンド CH0:01H, CH1:06H, CH2:0BH, CH3:10H)

	D7	D6	D5	D4	D3	D2	D1	D0
01H/06H/0BH/10H	AI	Z	A	B	1	U/D	EQ	U

出力ポート+0にコマンドを出力し、入力ポート+1を読み込むことによって、各信号入力、カウント方向、カウント一致、異常入力の状態をモニタすることができます。

- AI 2相入力時のA相、B相の同時変化やアップダウン入力時のUPパルスとDOWNパルスの同時変化を検出すると、パルスの異常入力としてこのビットが「1」になります。
- 1: 異常入力検出あり
 - 0: 異常入力検出なし
- Z Z相の入力状態を示します。
- <正論理設定時>
- 1: Z相入力状態「1」
 - 0: Z相入力状態「0」
- <負論理設定時>
- 1: Z相入力状態「0」
 - 0: Z相入力状態「1」
- A A相の入力状態を示します。
- 1: A相入力状態「1」
 - 0: A相入力状態「0」
- B B相の入力状態を示します。
- 1: B相入力状態「1」
 - 0: B相入力状態「0」
- U/D カウント方向動作ステータス
現在のアップダウンカウンタのカウント方向を示すステータスビットです。
- 0: アップカウント方向へカウント動作中
 - 1: ダウンカウント方向へカウント動作中
- EQ 一致検出出力
- 0: カウント値と比較レジスタの内容が一致
 - 1: カウント値と比較レジスタの内容が不一致
- U 汎用入力の状態を示します。
- 1: 汎用入力状態「1」
 - 0: 汎用入力状態「0」

注1) 初期状態は外部接続状態によって変化します。

注2) A、B、Z相のステータスは、フィルタ機能処理後のデータですので、設定周期の4クロック分の遅れがあります。汎用入力は外部入力状態をそのまま示します。

注3) Z相の論理は、動作モード設定の「ZSEL」で設定します。

■割り込みマスク (コマンド 15H)

	D7	D6	D5	D4	D3	D2	D1	D0
15H	0	0	0	TIME	CH3	CH2	CH1	CH0

割り込みマスクコマンドで設定した現在の割り込みマスクの状態をモニタすることができます。TIMEはプログラマブルタイマに、CH3～CH0は各チャネルに対応しており、これらのビットが「1」になっていると割り込みはマスク状態であり、割り込み信号は出力されません。

出力ポート+0に15Hを出力し、入力ポート+1を読み込むことによってマスク状態をモニタすることができます。

0: マスクなし

1: マスクあり

注) 初期状態は1FH。

■センスポート (コマンド 16H)

	D7	D6	D5	D4	D3	D2	D1	D0
16H	0	0	0	TIME	CH3	CH2	CH1	CH0

各チャネルのカウント一致、タイムアップの状態を示します。

出力ポート+0に16Hを出力し、入力ポート+1を読み込むことによって、センスポートの状態をモニタすることができます。

TIME プログラマブルタイマの設定時間が経過すると、このビットが「1」になります。

CH3～CH0 CH3～CH0の各チャネルについて、アップダウンカウンタと比較レジスタの内容が一致すると、各チャネルに対応するビットが「1」になります。複数のチャネルでカウントを行い、一致信号で割り込みを発生させる場合、どのチャネルからの割り込みであるかを検出することができます。

0: カウント値不一致、タイムアップ待ち

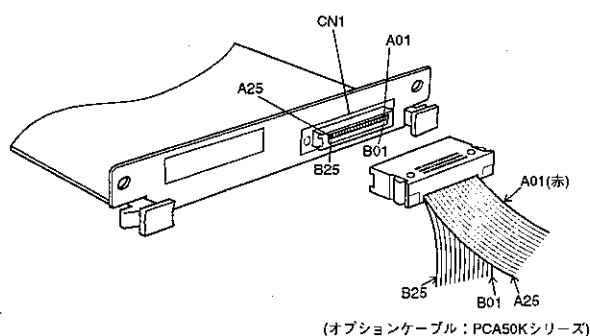
1: カウント値一致、タイムアップ

注1) 初期状態は00Hです。

注2) 割り込みを設定している場合で割り込みが発生し、TIMEまたはCH3～CH0のいずれかのビットが「1」になったときには、該当するセンスビットをリセットしなければ次の割り込みは発生しません。センスリセットの方法は、出力ポートの「■センスリセット」を参照してください。

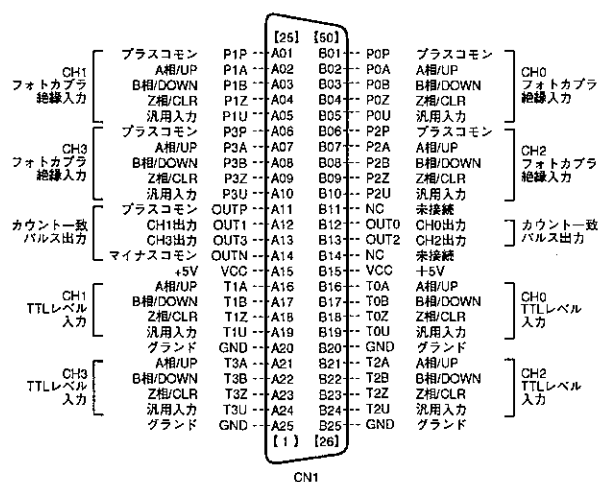
インターフェイスコネクタ

ボード上のインターフェイスコネクタを用いて、外部パルス信号を入力します。



- ・使用コネクタ
PCR-E50LMD [本多通信工業製] 相当品
- ・適合コネクタ
PCR-E50FC [本多通信工業製] 相当品

■インターフェイスコネクタの信号配置(CN1)

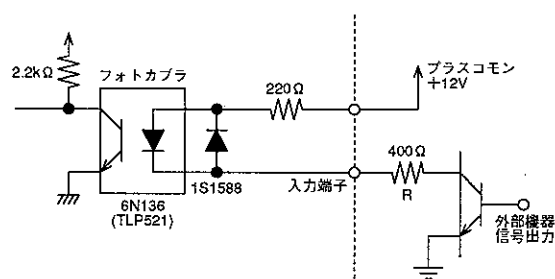
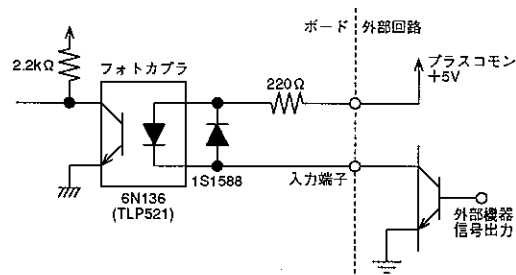


- ・【 】内は本多通信工業(株)指定の端子番号です。
- ・カウント一致パルス出力はフォトカプラ絶縁オープンコレクタ出力です。
- ・フォトカプラ絶縁入力とは各チャンネルごとにコモンは独立しています。(一致出力も同様)
- ・TTLレベル入力ではVCCとGNDは、全チャンネル共通です。

外部入出力回路

■カウンタ入力部

- ・フォトカプラ絶縁入力回路

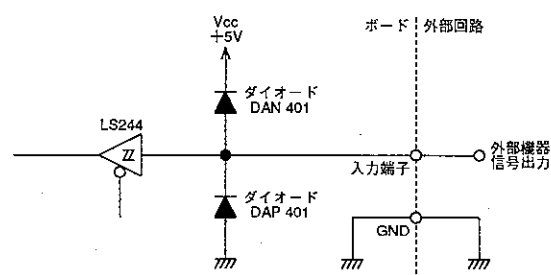


- 注1) 汎用入力信号も同様の回路構成です。(ただし、フォトカプラはTLP521を使用)
- 注2) 外部電源を5V以外で使用する場合は、電流制限抵抗をRの位置に挿入してください。
 <電流制限抵抗Rの算出法>
 外部電源をPVとすると

$$\frac{P-5}{20} < Rk\Omega < \frac{P-5}{15}$$

たとえばP=12Vの場合では、 $350\Omega < R < 470\Omega$ の抵抗が必要となります。

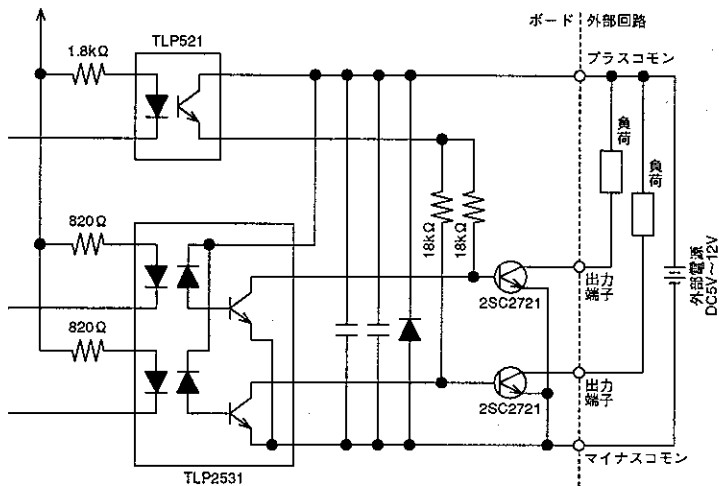
・TTLレベル入力回路



- 注1) 汎用入力信号も同様の回路構成です。
- 注2) 使用するケーブルは1.5m以内で使用してください。
- 注3) ノイズによる誤動作を防ぐため、他の信号線またはノイズ源から、可能な限り離して配線してください。

■一致信号出力部

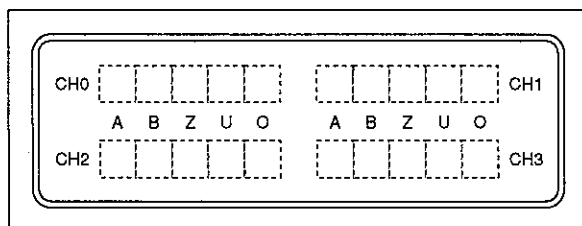
各チャネルのカウンタ値と任意に設定した値が一致すると、ワンショット(1パルス分)の一致信号を外部に出力します。信号出力部は、フォトカプラ絶縁によるオープンコレクタ方式になっています。したがって、このボードの出力を駆動するためには外部電源が必要です。



注) このボードの出力トランジスタには、サージ電圧保護回路が付加されていません。したがって、このボードでリレーやランプなどの誘導負荷を駆動する場合には、負荷側でサージ電圧対策を行ってください。

入出力信号のモニタ

このボードには、ブラケット前面にLEDモジュールが実装されています。コネクタ(CN1)に接続されている入出力信号の状態が確認できます。



- ・ A : A相/UP信号の入力状態がLOWのとき点灯
- ・ B : B相/DOWN信号の入力状態がLOWのとき点灯
- ・ Z : 正論理設定時、Z相/CLR信号の入力状態がLOWのとき点灯
負論理設定時、Z相/CLR信号の入力状態がHIGHのとき点灯
- ・ U : 汎用入力信号の入力状態がLOWのとき点灯
- ・ O : ワンショットパルス出力の出力時に点灯(設定出力幅の時間だけ点灯)

使用例

このプログラムは、指定したチャンネルのみのカウント値を表示するプログラムです。実行すると、チャンネル0接続された信号のカウント値を表示します。

また、カウント比較値を100に設定しており、カウント値との一致によりワンショットパルスを出力します。ESCキーを押すとプログラムは終了します。

■設定条件

SW1～SW4：01D0H

JP1：未接続(割り込み未使用)

動作モード：フォトカプラ絶縁、2相入力

入力仕様を変更する場合は、モードセットで下記のように出力ビットを変更してください。

8CH：フォトカプラ絶縁、2相入力

9BH：フォトカプラ絶縁、单相入力

8BH：フォトカプラ絶縁、ゲートコントロール入力

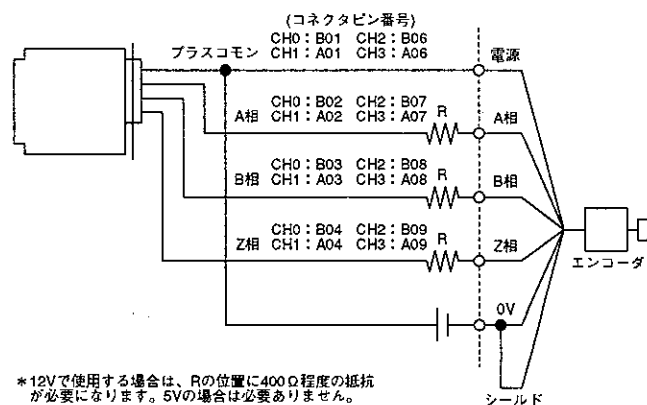
CCH：TTLレベル、2相入力

DBH：TTLレベル、单相入力

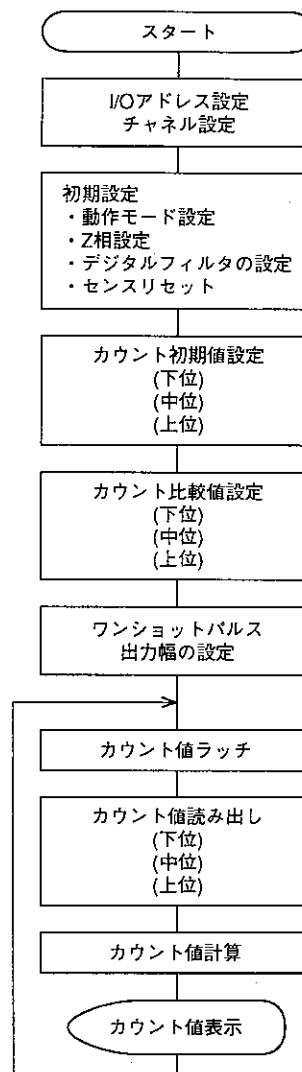
CBH：TTLレベル、ゲートコントロール入力

その他の設定は、非同期クリア、UPカウント方向、Z相正論理、入力通倍1倍です(共通)。サンプルプログラムでは、8CHの設定になっています。

■接続例



■フローチャート



■プログラムリスト

```

/*****
/*  include file < File name : CNT24.H >
*****/

/* ----- 定数 ----- */

#define ADR          0x01d0          /* I/Oアドレス */
#define CH           4              /* チャンネル数 */

/* ----- 変数型宣言 ----- */

struct REGS08 {                    /* 8ビット単位 */
    char    low;                  /* 下位 */
    char    middle;              /* 中位 */
    char    high;               /* 上位 */
    char    upper;              /* 予備 */
};
struct REGS24 {                    /* 24ビット単位 */
    long    count;
};
struct REGS08 byte[CH];           /* 8ビット */
struct REGS24 cnt[CH];           /* 24ビット */

union ACCESS {                    /* レジスタアクセス方法 */
    struct REGS08 byte[CH];       /* 8ビット単位 */
    struct REGS24 cnt[CH];        /* 24ビット単位 */
};

#if PRO_TYPE == 1
    volatile union ACCESS startdata; /* 初期値 */
    volatile union ACCESS compare;   /* 比較レジスタ */
#else
    union ACCESS startdata;          /* 初期値 */
    union ACCESS compare;            /* 比較レジスタ */
#endif

/* ----- 画面制御 ----- */

#define cls()      printf("\x1b[2J")          /* 画面消去 */
#define cursor(SW) printf("\x1b[>5%c",SW ? 'I' : 'h') /* カーソル表示、消去 */
#define locate(X,Y) printf("\x1b[%d;%dH",Y+1,X+1) /* カーソル位置指定 */

/* ----- End of file ----- */

```

```

/*****
/* Sample program < File name : SAMP5.C >
/* == 1/07トレス 1D0h, 4チャンネル ==
/* == 4チャンネルのカウント値表示 ==
*****/
#include <stdio.h>
#include <conio.h>

#define PRO_TYPE 0 /* プログラム 割込みナシ */
#include "cnt24.h"

void main(void);
void initialize(char); /* 初期化処理 */
void data_read(char, unsigned long *, char *); /* データ読み出し */

/* ----- 初期化処理 ----- */
void initialize(char ch)
{
    int cnt;

    outp(ADR, ch*5+1); /* モードセット */
    outp(ADR+0x1, 0x8c);
    outp(ADR, ch*5+2); /* ズラセッティ */
    outp(ADR+0x1, 0x02);
    outp(ADR, 0x16); /* センスリセット */
    outp(ADR+0x1, 0xff);
    outp(ADR, ch*5); /* カウント初期値 */

    outp(ADR+0x1, startdata.byte[ch].low); /* 下位 */
    outp(ADR+0x1, startdata.byte[ch].middle); /* 中位 */
    outp(ADR+0x1, startdata.byte[ch].high); /* 上位 */
    outp(ADR, ch*5+3); /* カウント比較値 */

/*
    outp(ADR+0x1, compare.byte[ch].low); /* 下位 */
    outp(ADR+0x1, compare.byte[ch].middle); /* 中位 */
    outp(ADR+0x1, compare.byte[ch].high); /* 上位 */
    return;
}

/* ----- データ読み出し ----- */
void data_read(char ch, unsigned long *data, char *sts)
{
    int cnt;

    outp(ADR, 0x14); /* データラッチ */

/*
    outp(ADR+0x1, 0xf);
    outp(ADR, ch*5); /* カウント読みだし */

/*
    startdata.byte[ch].low = (char)(inp(ADR+0x1) & 0xff); /* 下位 */
    startdata.byte[ch].middle = (char)(inp(ADR+0x1) & 0xff); /* 中位 */
    startdata.byte[ch].high = (char)(inp(ADR+0x1) & 0xff); /* 上位 */

```

```

    *data = startdata.cnt[ch].count &= 0xffffffff;
    outp(ADR, (ch*5+1)); /* ステータス読みだし */

    *sts = (char)(inp(ADR+0x1) & 0xff);
    return;
}

/* ----- メインルーチン ----- */
void main(void)
{
    char i;
    char sts;
    unsigned long data;

    cls(); /* 画面消去 */

    cursor(0); /* カーソル消去 */

    startdata.cnt[0].count = 0x000000; /* 0ch 初期値 */
    startdata.cnt[1].count = 0x000000; /* 1ch 初期値 */
    startdata.cnt[2].count = 0x000000; /* 2ch 初期値 */
    startdata.cnt[3].count = 0x000000; /* 3ch 初期値 */
    compare.cnt[0].count = 0x000064; /* 0ch 比較値 */
    compare.cnt[1].count = 0x000064; /* 1ch 比較値 */
    compare.cnt[2].count = 0x000064; /* 2ch 比較値 */
    compare.cnt[3].count = 0x000064; /* 3ch 比較値 */

    for (i = 0; i < CH; i++)
        initialize(i); /* 初期化処理 */

    while (1) /* キー入力待ち */
    {
        locate(25,8);
        printf("チャネル データ(HEX) データ ステータス");
        for (i = 0; i < 4; i++) {
            locate(25,10+i);
            data_read(i, &data, &sts);
            printf("ch %01d %06lx %08ld %02x ", i, data, data, sts);
            if(kbhit()!=0)
            {
                if(getch()==0x1b)
                {
                    cursor(1); /* カーソル復活 */
                    exit(0); /* MS-DOSに戻る */
                }
            }
        }
    }
}

/* ----- End of file ----- */

```

商品構成

- ・ CNT24-4(98)Eボード...1
- ・ 解説書...1
- ・ サンプルソフトFD(3.5インチ/1.2MB)...1

サポートソフトウェア**■ サンプルソフトウェア(標準添付)**

BASICおよびMicrosoft Cによる使用方法例が格納されています。

- ・ 任意チャンネルのカウンタ値表示
- ・ 4チャンネル同時カウンタ値表示
- ・ タイマ割り込みによる設定時間ごとのカウンタ値表示

■ オプションソフトウェア

- ・ MS-DOS対応ハンドラソフトウェア
SUPPORT-PAC(98)503
- ・ Windows Ver. 3.1対応ドライバソフトウェア
API-CNT(98)WIN

アクセサリ／オプション

- ・ STP-50H(98)K [Vol.3 7-2参照]
- ・ SCP-50H(98)K [Vol.3 7-6参照]
- ・ PSD-50(98)K [Vol.3 7-7参照]
- ・ EPD-50 [Vol.3 7-10参照]
- ・ PCA50Kシリーズ [Vol.3増 10-221参照]
- ・ PCB50Kシリーズ [Vol.3増 10-222参照]
- ・ PCA50KSシリーズ [Vol.3増 10-223参照]
- ・ PCB50KSシリーズ [Vol.3増 10-224参照]